

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 6 月 24 日 (24.06.2004)

PCT

(10) 国際公開番号
WO 2004/053984 A1

- (51) 国際特許分類: H01L 23/36, 23/373
- (21) 国際出願番号: PCT/JP2003/015741
- (22) 国際出願日: 2003 年 12 月 9 日 (09.12.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2002-357076 2002 年 12 月 9 日 (09.12.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社豊田中央研究所 (KABUSHIKI KAISHA TOYOTA CHUO KENKYUSHO) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 Aichi (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 中西 和之 (NAKANISHI, Kazuyuki) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 大島 正 (OSHIMA, Tadashi) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 長谷川 英雄 (HASEGAWA, Hideo) [JP/JP]; 〒480-1192 愛知県 愛知

郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 森 広行 (MORI, Hiroyuki) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 太刀川 英男 (TACHIKAWA, Hideo) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 宮地 幸夫 (MIYACHI, Yukio) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 山田 靖 (YAMADA, Yasushi) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 上田 博之 (UEDA, Hiroyuki) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP). 石子 雅康 (ISHIKO, Masayasu) [JP/JP]; 〒480-1192 愛知県 愛知郡長久手町 大字長湫字横道 4 1 番地の 1 株式会社豊田中央研究所内 Aichi (JP).

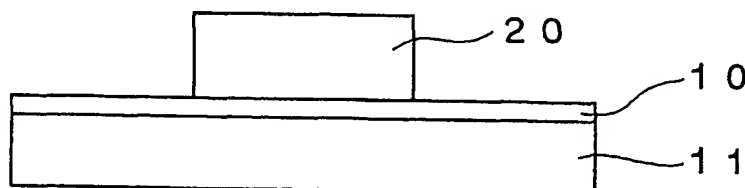
(74) 代理人: 中島 淳, 外 (NAKAJIMA, Jun et al.); 〒160-0022 東京都 新宿区 新宿 4 丁目 3 番 1 7 号 H K 新宿ビル 7 階 太陽国際特許事務所 Tokyo (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ,

/ 続葉有 /

(54) Title: SEMICONDUCTOR ELEMENT HEAT DISSIPATING MEMBER, SEMICONDUCTOR DEVICE USING SAME, AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体素子放熱部材およびそれを用いた半導体装置ならびにその製造方法



insulative amorphous carbon film is arranged on at least a portion of the conductive base where a semiconductor element is to be mounted.

(57) 要約: 放熱特性および密着性に優れ、低コストで半導体装置を作製することができる半導体素子放熱部材、および、それを用いた半導体装置並びにその製造方法を提供する。半導体素子放熱部材は、導電性基体および水素を含む絶縁性非晶質炭素膜を備え、かつ前記導電性基体の、少なくとも半導体素子を搭載する部分に、絶縁性非晶質炭素膜が設けられている。

(57) Abstract: A semiconductor element heat dissipating member having excellent heat dissipating characteristics and adhesion properties and enabling low-cost production of semiconductor devices is disclosed. A semiconductor device using this semiconductor element heat dissipating member and a method for manufacturing such a semiconductor device are also disclosed. The semiconductor element heat dissipating member comprises a conductive base and a hydrogen-containing insulative amorphous carbon film, and the

200



NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (広域): ARIPO 特許 (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK,

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

半導体素子放熱部材およびそれを用いた半導体装置ならびにその製造方法

技術分野

本発明は、半導体素子に発生する熱を放散・冷却するための半導体素子放熱部材およびそれを用いた半導体装置ならびにその製造方法に関するものである。

背景技術

電力制御を伴う半導体素子の高出力化・小型化によって発熱量の増大が問題となっている。従来の半導体装置では、半導体素子を電氣的に隔離するため絶縁体からなる基板に搭載し、さらにこの絶縁体基板をヒートシンク（放熱板）および冷却板に搭載したモジュールを構成していた。

電気絶縁性と熱伝導性とが要求されるヒートシンク材料としては、 AlN （特開平 7-99268 号公報参照）や Al_2O_3 が一般に用いられている。

特開平 7-99268 号公報に開示されているような AlN のようなセラミックス基板を用いた半導体装置の構造の一例としては、例えば、 AlN からなる絶縁体基板の両面に Cu 板などの導電層がろう付けされ、片方の Cu 板の表面に Ni メッキを施し、この Ni メッキを施した表面に半導体素子を設け、もう一方の Cu 板の表面に放熱板をハンダ付けした構造が挙げられる。

また他の構造として、 AlN からなる絶縁体基板の両面に Al からなる導電層を接合し、片方の Al 導電層の表面に半導体素子を設け、もう片方の Al 導電層の表面に熱応力緩和を兼ねた $Cu-Mo$ や $Al-SiC$ からなる放熱板をハンダ付けし、この放熱板にグリースを介して Al 冷却板を設けた構造なども挙げられる。

しかし、上記に例示したような従来の AlN 等のセラミックスを用いた半導体装置は、その構造が多層且つ複雑であるために、放熱特性が十分とは言えず製造コストも高かった。

さらにヒートシンクの放熱特性を向上させるため、気相合成ダイヤモンド（硬質絶縁性結晶質炭素膜）基板やAlNに気相合成ダイヤモンドをコーティングした基板をヒートシンクとして利用することも報告されている（特開平11-292692号公報および特開2000-174166号公報参照）。

しかし、熱伝導率の高いダイヤモンドをヒートシンクに用いた場合には、放熱特性は向上するものの、①（気相合成法により）成長したダイヤモンドの表面は凸凹が大きく、表面の研磨が必要である上に、十分な平滑性を確保することが非常に困難、②剥離が起こり易く、また、ダイヤモンドを成長させるために予め導電性基体表面をダイヤモンド研磨で粗す等の表面活性化処理が必要であり、さらに、全ての導電性基体上にダイヤモンドを成長させることができない（例えば、AlやCu上にはダイヤモンドを形成することができない）、③成膜速度が遅いため生産性が低く、製造コストが高くなる、④ダイヤモンドは他の物質との濡れ性が悪く、電極形成が容易ではない等の問題があった。

一方、熱伝導特性ではダイヤモンドに劣るものの製造が容易な非晶質構造を有する絶縁性非晶質炭素膜を半導体素子の保護層として成膜した例も報告されている（特開平10-32213号公報参照）。さらに、特開平10-223625は、絶縁性非晶質炭素膜を半導体デバイスの絶縁膜として使用する態様を開示している。このような硬質の非晶質炭素膜はダイヤモンド状カーボン（DLC）膜として、耐凝着性と耐摩耗性に優れた低摩擦摺動材料として注目されている。

しかし、半導体素子がIGBT素子等のパワーデバイスである場合、絶縁性非晶質炭素膜を保護層として半導体素子に成膜したとき、この半導体素子の横方向に対する熱の放散には寄与するものの、半導体素子の縦方向、すなわち半導体素子の保護層が設けられた側と反対側の面に設けられたヒートシンクを介して行う熱の放散と比較するとその寄与度は小さく、全体として放熱特性が不十分な場合があった。

以上に説明したような問題に加えて、半導体装置が過酷な環境下に曝されても、安定した放熱特性や絶縁耐性を維持し続けることも重要である。しかしながら、半導体装置が-20℃～150℃の間での冷熱サイクルに曝された場合に、ダイヤモンド膜などを含む多層膜を設けたヒートスプレッダーでは膜の剥離が発生す

ることが報告されている (Solid-State Electronics, Vol. 42, No. 12, p2199-2208 (1998) 参照)。このような剥離が発生した場合、放熱特性や絶縁耐性が低下してしまうことになる。

また、DLC膜は比較的安価に製造でき、非晶質構造で表面が滑らかであるが、一方で、DLC膜は摺動材料として用いられ過酷な摺動負荷に耐えるため、一般的にHv4000以上の硬さと600GPa以上のヤング率を有する。そのため内部応力が高く、剥離や衝撃荷重により欠けやすいという欠点があった。また、欠陥面積率が 10^{-3} 以上あるため耐電圧が十分でなく、具体的には5V以上の耐電圧を得るのが困難であった。膜厚を厚くすると耐電圧は上昇するが、内部応力が高いことと導電性基体への密着力が低いため、微細に欠けて欠陥を生じたり、膜が剥離してしまったりした。具体的には厚膜化は5 μ m程度が限度であった。

このように、従来のヒートシンク等の半導体素子に発生する熱を放散・冷却する部材およびこれを用いた半導体装置では、半導体素子に発生した熱の放熱特性、半導体素子との密着性、厚膜化の容易性、前記した部材やこれを用いた半導体装置の低コスト化の全てを高いレベルで満足させることが困難であった。

発明の開示

本発明は、上記問題点を解決することを課題とする。すなわち、本発明は、放熱特性および密着性に優れ、低コストで半導体装置を作製することができる半導体素子放熱部材、および、これを用いた半導体装置並びにその製造方法を提供することを課題とする。

上記課題は以下の本発明により達成される。

本発明の第1の態様は、導電性基体および水素を含む絶縁性非晶質炭素膜を備え、かつ前記導電性基体の、少なくとも半導体素子を搭載する部分に、絶縁性非晶質炭素膜を設けた半導体素子放熱部材である。

前記絶縁性非晶質炭素膜に含まれる水素の含有量は、20～60at%の範囲内であることが好ましい。

前記絶縁性非晶質炭素膜は、ケイ素を含むことが好ましく、その含有量は、1

～50at%の範囲内であることが好ましい。

前記絶縁性非晶質炭素膜の前記半導体素子を搭載する側の面に、絶縁性有機膜を設けてもよい。

前記導電性基体は、少なくとも、Al、Cu、Mo、W、Si、Feのいずれか1つ以上を含む金属基体であることが好ましい。

前記半導体素子は、バイポーラ型トランジスタ、MOS型トランジスタ、およびダイオードから選択される1種のパワーデバイス、または、大規模集積回路であることが好ましい。

前記絶縁性非晶質炭素膜の弾性率は、40～150GPaであることが好ましく、前記絶縁性非晶質炭素膜のビッカース硬さは、Hv400～1500であることが好ましい。また、前記絶縁性非晶質炭素膜の膜厚は0.1～200μmであることが好ましい。

本発明の第2の態様は、導電性基体上に、少なくとも水素を含む絶縁性非晶質炭素膜を形成する工程を含む上記の半導体素子放熱部材の製造方法であって、

前記絶縁性非晶質炭素膜が、プラズマCVD法により形成される半導体素子放熱部材の製造方法である。

マイナス極につながれた複数の前記導電性基体を前記導電性基体が互いに対向するように成膜炉内に配置し、隣接する2個の前記導電性基体の負グローが互いに重なるようにシース幅を調節してグロー放電することが好ましい。

複数の前記導電性基体はマイナス極に結線された基体保持具に保持されていてもよい。

処理ガス圧力およびプラズマ電極を操作することにより、隣接する2個の前記導電性基体の負グローが互いに重なるようにグロー放電することが好ましい。

シース幅をS、基材の対向面間の間隔をDとしたときに、前記シースのシース幅が、

$$\frac{D}{4} \leq S \leq D$$

を満たすことが望ましい。

前記処理ガス圧力は13～1330Paであることが好ましく、隣接する2個

の前記導電性基体の対向面間の間隔が2～60mmであることが好ましい。

プラズマCVD法において用いられる処理ガスは、炭化水素ガスを含む原料ガスからなるか、または炭化水素ガスを含む原料ガスと水素および希ガスの少なくとも1種を含む希釈ガスとからなることが好ましく、前記原料ガスが、さらに少なくともケイ素を含む有機金属含有ガスおよびハロゲン化合物のうちいずれか1種を含むことが好ましい。

前記絶縁性非晶質炭素膜を形成する工程を経た後に、前記絶縁性非晶質炭素膜の表面に絶縁性有機膜を形成する工程を経て作製される場合において、前記絶縁性有機膜が、電気泳動を利用して形成されてもよい。

本発明の第3の態様は、少なくとも上記の半導体素子放熱部材と、該半導体素子放熱部材に搭載される1個以上の半導体素子と、を含む半導体装置である。

図面の簡単な説明

図1Aおよび図1Bは、本発明の半導体装置の主要部の構成の第1の例について示す模式断面図である。

図2は、本発明の半導体装置の構成の第1の例について主要部以外の構成も含めて示した模式断面図である。

図3は、図2に示す半導体装置の回路図の一例について示す模式図である。

図4は、本発明の半導体装置の主要部の構成の第2の例について示す模式断面図である。

図5は、本発明の半導体装置の主要部の構成の第3の例について示す模式断面図である。

図6は、放熱板を有する半導体装置を冷却用ブロック上に設置した一例について示した模式断面図である。

図7Aおよび図7Bは、従来の半導体装置の主要部の構成の一例について示す模式断面図である。

図8は、本発明の非晶質炭素膜の成膜装置の一例の概略説明図である。

図9は、成膜中のグロー放電の様子を模式的に表した図であって、図8のX-

X' での断面図である。

図 10 は、実施例との比較のため、成膜中のグロー放電の様子を模式的に表した図である。

図 11 は、絶縁特性の測定装置の概略図である。

図 12 は、絶縁特性を示すグラフであって、印加電圧に対するリーク電流の変化を示すグラフである。

図 13 A は、本発明の半導体装置の主要部の構成の第 4 の例について示す模式断面図であり、図 13 B は、窒化アルミニウム絶縁板を用いた従来の半導体素子放熱部材を含む半導体装置の主要部の構成の一例を示す模式断面図である。

発明を実施するための最良の形態

以下に、本発明を半導体素子放熱部材、半導体素子放熱部材の製造方法、半導体装置の順に大きくわけて説明する。

(半導体素子放熱部材)

本発明は、導電性基体上に半導体素子を 1 個以上搭載する半導体素子放熱部材において、前記導電性基体の、少なくとも前記半導体素子を搭載する部分に、水素を含む絶縁性非晶質炭素膜を設けたことを特徴とする。

従って、本発明の半導体素子放熱部材は、半導体素子に発生する熱の放熱特性に優れ、半導体素子やその他の部材との密着性に優れ、さらに、半導体素子放熱部材およびこれを用いた半導体装置をより低コストで製造することができる。

なお、本発明において、「半導体素子放熱部材」とは、半導体素子を搭載し、該半導体素子に発生する熱を放散および／または冷却する部材を意味し、具体的には、ヒートシンク、ヒートスプレッダー、放熱板、冷却板等と呼ばれるような、半導体素子に発生する熱の放散や冷却に関与する放熱部材を意味する。

また、本発明の半導体素子放熱部材は、導電性基体上に、少なくともこの導電性基体と半導体素子との間を電氣的に絶縁するように絶縁性非晶質炭素膜を設けたものである。半導体素子はこの絶縁性非晶質炭素膜上に搭載されるが、導電性基体と絶縁性非晶質炭素膜との間や、絶縁性非晶質炭素膜と半導体素子との間に

は、必要に応じて、他の膜や基板を設けることができる。なお、詳細については後述する。

本発明の半導体素子放熱部材は、導電性基体の、少なくとも半導体素子を搭載する部分に絶縁性非晶質炭素膜を設けているために、従来のAlN等のセラミックスからなる半導体素子放熱部材を用いた部材と比較すると、半導体素子の厚み方向に対して半導体装置の構造をより単純で薄い層構成とすることができるために、半導体素子の放熱特性に優れ、低コストでより簡易な構成を有する半導体装置を得ることができる。

さらに、ダイヤモンド基板やダイヤモンド層を設けた基板を利用した半導体素子放熱部材と比較した場合、絶縁性非晶質炭素膜の成膜速度はダイヤモンドと比べると速いために生産性が高く、製造コストを低くすることができる。

また、ダイヤモンドはその表面に結晶成長面が現れるためにその表面凸凹が大きく、表面の研磨が必要である上に、十分な平滑性を確保することが非常に困難であり、他の物質との濡れ性が悪い。また多結晶体で粒界を有するために、極めて脆く、個々の結晶に起因した熱膨張係数等の物性や構造の異方性を有する。一方、絶縁性非晶質炭素膜は、結晶構造を有さないために等方的であり、膜厚が均一で、表面凹凸が無く、他の物質との濡れ性も良好である。

このため、絶縁性非晶質炭素膜は、ダイヤモンドと比較して多結晶性に起因する表面凹凸が無いために、半導体素子の厚み方向に対して電圧を印加した場合において高く均一な耐電圧性を確保したり、絶縁性非晶質炭素膜に接して設けられる電極層の断線等に対する信頼性を向上することができる。また、熱膨張係数等の物性や構造の異方性が無いために、これらの要因による半導体素子と絶縁性非晶質炭素膜との間の剥離が起こりにくい。さらに、他の物質との濡れ性が良好であるために、絶縁性非晶質炭素膜に接して電極等を形成することが容易である。

なお、特開昭63-124555号公報や特開2001-332798号公報には、半導体素子に発生する熱を効率的に放散させるために、金属やSiからなる基体上に擬似ダイヤモンド状カーボン(DLC)膜やダイヤモンド状・カーボン(DLC)層(以下、両者をまとめて「ダイヤモンド状炭素(DLC)膜」と略す)を用いることが報告されている。しかしながら、このダイヤモンド状炭素

(DLC)膜に関しては、その結晶性の有無等、物性や構造、組成の詳細については特に触れられていない。また、本発明のように導電性基体と半導体素子との間に設けられる炭素膜を、上記したような効果の達成を目的として意図的に非晶質とするような検討は何らなされておらず、さらに、後述するように炭素膜に水素やケイ素を意図的に添加した場合についても何らの検討も為されていない。

また、本発明に用いられる絶縁性非晶質炭素膜は、水素を含むことを特徴とする。絶縁性非晶質炭素膜が水素を含まない場合には、絶縁性非晶質炭素膜が脆くなり、半導体素子との剥離が起こり易くなる。

絶縁性非晶質炭素膜に含まれる水素の含有量は特に限定されないが、剥離防止の観点からは20at%以上であることが好ましく、25at%以上であることがより好ましい。水素の含有量は多ければ多いほど絶縁性非晶質炭素膜がより柔軟になるために剥離防止の上では好ましいが、水素の含有量が多すぎる場合には、絶縁性非晶質炭素膜がポリマー状の構造となり、強度が大幅に低下することにより逆に剥離が起こりやすくなる場合がある。従って、この観点からは水素の含有量は60at%以下であることが好ましく、40at%以下であることがより好ましい。

本発明の非晶質炭素膜は、40～150GPaの低弾性率を示すものであることが好ましく、60～120GPaであることがより好ましい。低弾性の非晶質炭素膜は、導電性基体に弾性変形や熱膨張・熱収縮などが発生しても、基体の変形に追従して変形しやすい。そのため、非晶質炭素膜に内部応力が発生して破損したり、基体から剥離したりする可能性が低減される。

また、本発明の非晶質炭素膜は、ピッカース硬さがHv400～1500であることが好ましく、より好ましくはHv600～1200である。ピッカース硬さがHv400～1500と低硬度であると、導電性基体に弾性変形や熱膨張・熱収縮などが発生しても、基体の変形に追従して変形しやすい。そのため、非晶質炭素膜に内部応力が発生して破損したり、基体から剥離したりする可能性が低減される。非晶質炭素膜の弾性率や硬度が高すぎると上記の非晶質炭素膜の特性が低くなる。また、弾性率や硬度が低すぎると負荷に対する強度、耐摩耗性が劣ってしまう。

また、非晶質炭素膜に衝撃力が加わっても、非晶質炭素膜が軟質であると非晶質炭素膜が変形し易く、非晶質炭素膜が変形することにより衝撃を受ける面積が増大し、面圧が低下する。その結果、非晶質炭素膜が受ける最大衝撃力が小さくなり、非晶質炭素膜が破壊される可能性が低減する。

更に、剥離を防止し、より密着性を向上させるためには、水素に加えて絶縁性非晶質炭素膜がケイ素も含むことが好ましい。絶縁性非晶質炭素膜が水素に加えてケイ素を含むことにより、Siを主たる構成成分とする半導体素子と絶縁性非晶質炭素膜との熱膨張係数の差を小さくすることができるために、半導体素子と絶縁性非晶質炭素膜との熱膨張係数差に起因する応力の発生を緩和できる。これにより、絶縁性非晶質炭素膜が水素のみを含有する場合と比較して、特に大きな温度変化に曝された場合における剥離の発生をより効果的に防止することができる。加えて、絶縁性非晶質炭素膜の残留応力をより小さくすることができるために、ケイ素を含まない絶縁性非晶質炭素膜と比較して、絶縁性非晶質炭素膜の膜厚をより厚くすることができ、耐電圧性をより向上させることも可能である。

絶縁性非晶質炭素膜に含まれるケイ素の含有量は特に限定されないが、1 at % ~ 50 at % の範囲内であることが好ましく、5 at % ~ 30 at % の範囲内であることがより好ましい。ケイ素の含有量が1 at % 未満である場合には、大きな温度変化に曝された場合に半導体素子と絶縁性非晶質炭素膜との熱膨張係数差に起因する応力が大きくなり剥離が発生する場合がある。一方、50 at % を超える場合には、絶縁性非晶質炭素膜の導電性が増大し、半導体素子と導電性基体との間の絶縁性を確保できなくなる場合がある。

また、絶縁性非晶質炭素膜の膜厚は、少なくとも0.1 μm 以上であることが好ましく、0.5 μm 以上であることがより好ましい。0.1 μm 未満の場合には、半導体素子と導電性基体との絶縁性が得られない場合がある。また、絶縁性非晶質炭素膜の膜厚の上限は特に限定されないが、200 μm 以下であることが好ましく、半導体素子に発生した熱を導電性基体へと効率的に放散させるためには100 μm 以下であることがさらに好ましく、また、絶縁性非晶質炭素膜の成膜に要する時間を考慮した場合には30 μm 以下であることがより好ましい。なお、本発明においては必要に応じて25 μm 以上の非晶質炭素膜を形成すること

も可能となっている。これは、非晶質炭素膜が水素を20～60at%と比較的多く含む膜とすることによって、有機成分(C-H結合)が増え、低弾性率および低硬度を示すため、導電性基体の変形や熱膨張や熱収縮に対しての応力の発生が小さく、非晶質炭素膜の破壊や剥離が起こりにくいためである。

さらに、非晶質炭素は、体積抵抗率が $10^8 \sim 10^{12} \Omega \cdot \text{cm}$ 、また、強酸・強アルカリに対して安定であるという性質を有する。そのため、本発明の非晶質炭素膜は、絶縁性や耐食性を有する。特に、欠陥面積率が 10^{-4} 以下であるのが好ましく、この場合、特に優れた絶縁性や耐食性を有し、欠陥からのリーク電流が小さく耐電圧に優れた絶縁性非晶質炭素膜となる。例えば、 $22 \mu\text{m}$ 厚さで絶縁破壊耐圧1200V以上の非晶質炭素膜を得ることができる。

さらに、本発明の絶縁性非晶質炭素膜は金属並みに高い熱伝導率を有し(約 $80 \text{ W/m} \cdot \text{K}$)、導電性基体に非晶質炭素膜を直接被覆することができる。したがって、半導体素子放熱部材として用いると、従来のメタル層/絶縁板/メタル層/ハンダ/放熱板の積層構造に比べて、シンプルで薄く熱抵抗が極めて小さな半導体素子放熱部材を得ることができる。

さらに、絶縁性非晶質炭素膜は単層構造からなるものであってもよいが、絶縁性や半導体素子や導電性基体に対する密着性等、絶縁性非晶質炭素膜に求められる種々の特性を高いレベルで達成するために、膜厚方向に対して水素やケイ素の含有量が異なる2層以上の多層構造や傾斜構造からなるものであってもよい。

一方、半導体素子放熱部材として要求される絶縁耐圧は、搭載する半導体素子の種類や定格に応じて異なるものの、例えば、MOS型トランジスタに対しては約100V以上であることが好ましく、IGBT素子に対しては約300V以上であることが好ましく、1000V以上であれば、いずれの半導体素子を用いても十分に対応可能である。

以上に説明したような本発明に用いられる絶縁性非晶質炭素膜は、電気絶縁性に優れるため、導電性基体上の所望の領域に欠陥無く形成された場合には、このような要求を満たすに十分な絶縁耐圧を得ることができる。

しかしながら、実際には十分な耐電圧性を得られない場合があり、絶縁耐圧が100Vを下回るような場合もある。

これは、本発明に用いられる絶縁性非晶質炭素膜以外の炭素膜についても一般的に起こり得る現象であり、例えば、Si基板上にDLC膜(Diamond Like Carbon)をプラズマCVD法により形成した場合の絶縁耐圧は50Vや70V程度であることが報告されている(NEW DIAMOND、Vol. 14、No. 1、p19~23)。

このような絶縁耐圧の低下は、本発明に用いられる絶縁性非晶質炭素膜そのものの特性に起因するものではなく、導電性基体上にCVD法(Chemical Vapor Deposition)等の気相成膜法を利用して絶縁性非晶質炭素膜を形成する際に、塵埃が予め導電性基体表面に付着していたり、成膜装置内の塵埃が導電性基体表面に付着したりすることにより、絶縁性非晶質炭素膜の膜厚が局所的に薄くなった箇所(所謂ピンホール欠陥)が発生しているためであると考えられる。

このようなピンホール欠陥は、成膜装置の清掃や成膜環境のクリーン化によってある程度抑制することができる。しかし、成膜条件(ガス流量や圧力、パワー等)によっては、成膜装置内に塵埃が発生しやすくなる場合がある。従って、塵埃が発生しにくい成膜条件に設定することが好ましいが、実際には成膜装置の構造(ガス配管系等)上の制約により困難な場合が多い。

このような問題を抜本的に解決するには、気相成膜を用いて成膜される絶縁性非晶質炭素膜のような膜ではなく、有機物からなる絶縁膜を用いることが好適である。しかし、絶縁性非晶質炭素膜の代りに有機物からなる絶縁膜を用いた場合には絶縁耐圧を高くするために膜厚を大きくする必要があり、これに加えて有機物の熱伝導率は極めて低い(約 $1\text{ W/m}\cdot\text{K}$ 程度)ために、熱抵抗が高くなるという問題がある。

しかしながら、本発明においては、絶縁性非晶質炭素膜の半導体素子を搭載する側の面に絶縁性有機膜を設けることにより、ピンホール欠陥部分が絶縁性有機膜により埋め込まれるため、優れた放熱特性を保ちつつ、耐絶縁性を向上させることができ、ピンホール欠陥が多い場合でも、少なくとも100V以上の絶縁耐圧を容易に得ることも可能であり、ピンホール欠陥が少ない場合には1000V以上の絶縁耐圧を得ることも容易である。

なお、絶縁性有機膜は、絶縁性非晶質炭素膜の半導体素子を搭載する側の面全体を覆うように設けてもよいが、一部に設けるだけでもよい。なお、一部に設ける場合には、少なくともピンホール欠陥により絶縁性非晶質炭素膜の膜厚が薄くなっている部分を埋め込むように設けることが好ましい。

また、ピンホール欠陥以外の部分も覆うように絶縁性有機膜を設ける場合、絶縁性有機膜の膜厚（但し、当該膜厚とは、ピンホール欠陥以外の部分に設けられた絶縁性有機膜の膜厚を意味する）としては、特に限定されないが、 $6\text{ }\mu\text{m}$ 以下であることが好ましく、 $1\text{ }\mu\text{m}$ 以下であることがより好ましく、 $0.5\text{ }\mu\text{m}$ 以下であることが最も好ましい。なお、膜厚が $10\text{ }\mu\text{m}$ を超える場合には、放熱特性が低下する場合がある。

絶縁性有機膜を構成する材料としては、公知の絶縁性を有する有機材料を用いることができる。なお、このような材料の具体例や、絶縁性有機膜の形成方法の詳細については後述する。

本発明に用いられる導電性基体は、公知の金属材料からなるものであれば特に限定されないが、金属材料の熱伝導率が $10\text{ W/m}\cdot\text{K}$ 以上であることが好ましく、 $100\text{ W/m}\cdot\text{K}$ 以上であることがより好ましい。

半導体素子の熱を効率的に放散させるために導電性基体の熱伝導率は高ければ高い程好ましく、このような観点から、導電性基体は、少なくともAl、Cu、Mo、W、Si、Feのいずれか1つ以上を含むことが好ましい。導電性基体は、これら金属単体からなるものであってもよいが、これらを含む複合材や混合物であつてもよく、Al-Si、Al-SiC、Cu-Mo、Cu-W等の合金であつてもよい。

本発明の半導体素子放熱部材に搭載される半導体素子は、公知の半導体素子であれば特に限定されず、このような半導体素子としては、例えば、IGBT素子等のバイポーラ型トランジスタ、MOS型トランジスタ、ダイオード等のパワーデバイスや、大規模集積回路等の半導体チップを挙げることができる。本発明の半導体素子放熱部材は、半導体素子に発生した熱を効率的に放散することが可能であるため、発熱量の大きい半導体素子に対して用いることが好適である。

（半導体素子放熱部材の製造方法）

本発明の半導体素子放熱部材の製造方法は、少なくとも、導電性基体上に、上記したような水素、若しくは、水素及びケイ素を含む絶縁性非晶質炭素膜を形成する工程を経て作製されるものであれば特に限定されない。なお、絶縁性非晶質炭素膜を導電性基体上に形成する際には、スパッタリング法等の公知の絶縁性非晶質炭素膜の成膜が可能な成膜方法を利用することができるが、プラズマCVD法により形成されることが好ましい。

プラズマCVD法は、絶縁性非晶質炭素膜の成膜速度が速い為に生産性が高く、半導体素子放熱部材をより低コストで作製することが可能である。また、成膜には方向性が無く、いずれの方向から成膜しても均一な膜厚で成膜することができるため、導電性基体が凹凸を有するなどの複雑な形状であっても、導電性基体上のいずれの部位にも容易に均一な膜厚の絶縁性非晶質炭素膜を形成することができる。また、絶縁性非晶質炭素膜が水素に加えてケイ素も含む場合は、より密着性が高まるために、膜厚をより均一とすることができる。

プラズマCVD法では、プラス極とマイナス極の二つの電極の間に電圧を加えることによって、グロー放電が生ずる。このグロー放電を利用して、電極間に導入した処理ガスを活性化して、マイナス電極側の電極（基体）に薄膜を堆積させる。

基体は、導電性をもつ材料からなれば特に限定はない。導電性基体は、体積抵抗率が $10^6 \Omega \cdot \text{cm}$ 以下であるのが望ましい。

プラズマCVD法によって導電性基体表面上に非晶質炭素膜を形成する具体的な態様は、少なくとも水素を含む絶縁性非晶質炭素膜を形成することができれば特に限定されないが、マイナス極につながれた複数の導電性基体を基体が互いに対向するように成膜炉内に配置し、隣接する2個の基体の負グローが互いに重なるようにシース幅を調節してグロー放電することが好ましい。以下にこの態様について具体的に説明する。

基体は、成膜炉内に配置されかつマイナス電極に結線された基体保持具に固定されることにより保持される。この際、基体は、基体が互いに対向する状態で配置される。そして、基体は、マイナス極に結線された基体保持具に、基体の少なくとも一部が接触するようにして固定される。なお、基体保持具は、導電性材料

からなれば、その形状に特に限定はない。そのため、基体を載置できる平板状のほか、基体の少なくとも一部を固定できる固定具を有する形状でも良い。

基体は、基体が互いに対向する状態で配置されれば、配置の形式に特に限定はないが、基体が板状であれば、複数の基体は基体保持部材に厚み方向に平行かつ並列状態で配置されるのが望ましい。基体を厚み方向に平行かつ並列状態で配置すると、複数枚の基体を成膜炉内に配置できるため、一度の成膜処理で多数の基体に成膜が可能となる。したがって、処理コストも低減される。

互いに対向する状態で配置された基体は、複数の導電性基体のうち隣接する2個の基体の負グローが互いに重なるように、処理ガス圧力およびプラズマ電源を操作することによってシース幅を調節して成膜処理を行なう。

ここで、一般的に「シース」とは、陰極（基体）を覆うプラズマの「さや」であり、負グローまでの発光の弱い領域を指す。シースでは、急激な電位降下が生じ、正イオンは陰極に向けて加速され、陰極に衝突する。衝突によって、陰極より（2次）電子が放出される。（2次）電子は、シースの電位勾配によって加速されシースから負グロー域へ入射し、気体分子を励起させる。励起された気体分子は基底状態に戻るとき発光（グロー）する。シースの発光が弱いのは、電子が気体分子に衝突しても、気体分子を励起できるエネルギーまで十分に加速されていないからである。すなわち、本明細書の「シース幅」とは、基体および基体保持具から負グローまでの発光の弱い領域の幅である。そして、シースは、基体および基体保持具の外面に沿って、外面から一定の幅（シース幅S）をもって発生する（図10参照）。

通常、低圧気体中で成膜中に、基体の表面が大きなイオン衝撃を受けると、基体表面から成膜された膜を構成する原子が再び気体中に飛散する。そのため、イオン衝撃の大きい条件で成膜された非晶質炭素膜は、イオン衝撃を受けることにより、成膜中の膜表面から軟質な部分がたたきだされ（スパッタリング）、硬質な非晶質炭素膜となる。そのため、水素を含む非晶質膜を成膜する場合には、イオン衝撃によりC-H結合からなる有機的で軟質な部分は残らず、水素量の少ない硬質な非晶質炭素膜となる。ところが、隣接する2個の基体の負グローが互いに重なるように処理圧力と電力を調整すると、放電が安定し、負グローの重なり

部分に低電圧で高電流密度の放電（高密度プラズマ）が発生する。低電圧で高電流密度の放電においては、イオン衝撃が小さくなるため、膜の軟質な部分への衝撃が小さくなる。その結果、水素の含有量の多い軟質な膜を成膜することが可能となると考えられる。軟質な膜となる理由は、水素を多く含む膜とすることによって、有機成分（C-H結合）が増え、三次元的に広がる—C—C—C—C—結合のネットワークが、—C—C—H H—C—C—として水素でターミネイトされ切られて軟らかくなるためと考えられる。さらに、成膜中の膜の損傷が少なくなる結果、欠損の少ない緻密な膜を成膜することができる。この膜は、 $0.1\ \mu\text{m}$ 程度の薄い膜であっても欠陥面積率が 10^{-4} 以下であるため、優れた保護膜として利用できる。また、成膜中の膜のスパッタリングが少なくなる結果、高速成膜（～約 $10\ \mu\text{m}/\text{h}$ ）が可能となる。このように、本発明の非晶質炭素膜の成膜方法によれば、低弾性率で低硬度の、欠損の少ない非晶質炭素膜の作成が可能となる。

また、シース幅が隣接する2個の基体の対向面間の間隔以下で、かつ対向面間の間隔の4分の1以上であれば、負グローが重なり合うため、良好な成膜が可能となる。ここでシース幅をS、基材の対向面間の間隔をDとすれば、下記式で表せる。

$$\frac{D}{4} \leq S \leq D$$

逆に、シース幅が隣接する2個の基体の対向面間の間隔以上であると、基体の対向面間に沿った負グローが形成されなくなり、成膜速度が著しく小さくなる。

複数の基体は、隣接する2個の基体の対向面間の間隔を2～60 mmの範囲となるように配置するのが好ましい。間隔が2 mm以下であると、負グローの重なりが強くなり、成膜条件によっては、グロー放電が局所的に強くなったり、不安定となることがある。また、60 mm以上では、安定したグロー放電は得られるものの、負グローの重なる部分が減少、または重ならない場合があるため、成膜条件によっては適さない場合がある。2個の基体の対向面間の間隔は、好ましくは2～60 mm、より好ましくは3～40 mm、さらに好ましくは5～30 mmである。この際、シース幅は、1～60 mm、好ましくは1.5～40 mm、さ

らに好ましくは2.5～30mmである。そして、上記シース幅となるように、処理ガス圧力の範囲を13～1330Pa、より好ましくは66.5～1064Pa、さらに好ましくは133～798Paに調整する。

また、成膜温度は、500℃以下が好ましく、より好ましくは200～450℃である。成膜温度が高すぎると基体に到達した成膜活性種が再び雰囲気へ離脱する確率が高くなり成膜速度が小さくなる。また、成膜温度が低すぎると微妙なアークが生じて安定なグロー放電が困難となる。なお、ここで成膜温度とは、成膜中の基体表面の温度である。

処理ガスは、原料ガスからなるか、または原料ガスと希釈ガスとからなることが望ましい。処理ガスは、得られる非晶質炭素膜の組成が所望の組成となるように、その種類や混合比または流量比を適宜選択すればよい。すなわち、ケイ素を含む非晶質炭素膜を得たい場合は、原料ガスとして、ケイ素を含む有機金属含有ガスやハロゲン化物のガスを用いれば良い。

原料ガスは、少なくとも炭化水素ガスを含み、好ましくは、さらに少なくともケイ素を含む有機金属含有ガスおよびハロゲン化合物のうちのいずれか1種以上を含む。ここで、炭化水素ガスは、メタン(CH_4)、エタン(C_2H_6)等の飽和炭化水素、エチレン(C_2H_4)、アセチレン(C_2H_2)等の不飽和炭化水素、またはベンゼン等の芳香族炭化水素であることが望ましい。また、有機金属含有ガスは、テトラメチルシラン($\text{Si}(\text{CH}_3)_4$:TMS)またはシランであるのが望ましい。また、ハロゲン化合物としては塩化ケイ素を用いることができ、四塩化シリコンが望ましい。

希釈ガスの例としては、水素、希ガス、窒素等の不活性ガスが挙げられる。これらは混合して用いても良い。希釈ガスは、水素、He、またはNeからなるのが望ましく、さらに水素のみからなるのがより望ましい。アルゴン等の原子量の大きな希ガスを用いずに成膜を行なうと、膜が受けるイオン衝撃が小さくなるため、成膜中の膜の損傷が低減され、軟質で欠陥の少ない膜を高速成膜できる。

また、絶縁耐圧の向上を目的として、絶縁性非晶質炭素膜の表面に絶縁性有機膜を形成するような場合、この絶縁性有機膜の形成方法としては公知の方法を用いることができる。しかしながら、絶縁性有機膜によりピンホール欠陥を埋め込

むように確実に被覆するためには、液相成膜法を用いることが好ましく、特に電気泳動を利用した方法を用いることが好ましい。

なお、電気泳動を利用する場合には、絶縁性有機膜は以下に説明するようにして形成することができる。

絶縁性有機膜を構成する原料（電着成分）を含む電着液中に、絶縁性非晶質炭素膜が形成された導電性基体を浸漬する。次に、予め導電性基体に取りつけたリード線や、電着液中に浸漬した電極を介して、絶縁性非晶質炭素膜が形成された導電性基体に電界を印加し、電着液中に含まれる電着成分を電着させて、電着膜を形成する。その後、電着膜中に含まれる未反応の成分を除去し、電着膜を乾燥させた後、加熱処理することにより、ピンホール欠陥部分を埋めこみ、またこれ以外の部分を覆うように絶縁性有機膜が形成される。

なお、電着液中に含まれる電着成分としては、電着可能な公知の水溶性有機物を用いることができるが、例えば、可溶性ポリイミドおよびアミン変性アクリルポリマーを混合・複合化したポリイミド、アミン付加変性エポキシ樹脂、あるいは、ブロック化イソシアネート含有アミン付加変性エポキシ樹脂を基体樹脂とするカチオン粒子等を用いることができる。

また、電着液に含まれる電着成分以外のその他の成分としては、水以外にも、他の溶媒成分として公知の水溶性有機溶媒を用いることができ、また、酢酸や乳酸等の酸類や、珪酸塩や磷酸アルミニウム等の塩類を用いることができる。

（半導体装置）

本発明の半導体装置は、上記したような本発明の半導体素子放熱部材と、該半導体素子放熱部材の少なくとも絶縁性非晶質炭素膜が形成された部分に搭載された半導体素子と、を含むものであれば特に限定されず、他の構成を有していてもよい。また、半導体素子放熱部材に搭載される半導体素子は、1個であってもよいが、2個以上であってもよい。

なお、半導体素子から絶縁性非晶質炭素膜を介して導電性基体へと伝導された熱は、自然に放散させてもよく、空冷や水冷等の公知の冷却方法を利用して強制的に冷却してもよい。後者の場合には、導電性基体そのものが、このような冷却機能を兼ねたものであってもよいが、導電性基体の半導体素子が設けられていな

い部分に導電性基体を冷却するための冷却部材を接して設けてもよい。

以下に図面を参照しつつ本発明の半導体装置について具体的に説明するが、本発明の半導体装置は以下の構成のみに限定されるものではない。

図1 Aおよび図1 Bは本発明の半導体装置の主要部の構成の一例について示す模式断面図であり、図1 Aは、半導体装置の主要部の構成の概略について示したものであり、図1 Bは、半導体装置の主要部の構成の詳細（半導体素子厚み方向の層構成）について示したものである。図1 Aおよび図1 B中、1 0は絶縁性非晶質炭素膜、1 1は放熱板（導電性基体）、2 0は半導体素子、1 1 0、1 2 0、1 2 1は中間層、1 2 2ははんだ層、2 0 0は半導体装置を示す。

図1 Bからわかるように、半導体装置2 0 0は、放熱板1 1上に中間層1 1 0を介して絶縁性非晶質炭素膜1 0が設けられ、絶縁性非晶質炭素膜1 0上に順次積層された中間層1 2 0、1 2 1、はんだ層1 2 2を介して半導体素子2 0が搭載されている（なお、図1 Aおよび図1 B並びにこれ以降において説明する半導体装置の説明に際して、「上」「上側」「上面」とは、導電性基体に対して半導体素子が設けられた側の面・方向を意味し、「下」「下側」「下面」とは、導電性基体に対して半導体素子が設けられた側と反対側の面・方向を意味するものとする）。

半導体装置2 0 0は例えば次のようにして作製することができる。まず、放熱板1 1上に中間層1 1 0、絶縁性非晶質炭素膜1 0、中間層1 2 0、中間層1 2 1の順に積層形成する。次に、中間層1 2 1と半導体素子2 0とをはんだ付けすることにより半導体装置2 0 0を得ることができる。なお、半導体素子2 0は、そのはんだ付けする面に、予め中間層（不図示）が設けられているものである。

放熱板（導電性基体）1 1は、既述したような金属材料から構成されるものであり、例えば、Cu-Mo合金基板やAl-Si合金基板が用いられる。

また、中間層1 1 0は、放熱板1 1と絶縁性非晶質炭素膜1 0との間の接着性をより強固にするために設けられるものであり、中間層1 2 0、1 2 1は、絶縁性非晶質炭素膜1 0と半導体素子2 0との間に設ける電極や、絶縁性非晶質炭素膜1 0と半導体素子2 0との接着性をより強固にするために設けられるものであるが、必要に応じて省略してもよく、前記した以外の構成であってもよい。

例えば、中間層 110 は、Ti、Cr、Si、Al 等の金属や、これら金属の窒化物、炭化物等からなり、プラズマ CVD 法やスパッタリング法等により放熱板 11 上に形成される。また、中間層 120 は、Ti 等からなる金属をスパッタリング法等により絶縁性非晶質炭素膜 10 表面に形成され、中間層 121 は、Cu 等からなる金属をスパッタリング法やめっき法により中間層 120 表面に形成される。なお、中間層 110、120、121 の厚みは特に限定されないが、0.01 μm ~ 50 μm の範囲内であることが好ましい。

なお、半導体装置 200 は、放熱板 11 の下面に接するように、半導体素子 20 で発生し、放熱板 11 に伝導された熱を強制的に冷却するための、空冷や液冷式の冷却部材等を接着して設けてもよい。このような冷却部材を設けることにより、半導体素子 20 に発生する熱をより効果的に放散することが可能となる。

なお、この際の接着に用いる接着材料としては、例えばグリースや蠟などを用いることができるが、より熱抵抗の低い蠟を用いることが好ましい。

次に、従来の半導体装置の主要部の構成について図面を用いて説明する。図 7 A および図 7 B は、従来の半導体装置の主要部の構成の一例について示す模式断面図であり、図 7 A は、半導体装置の構成の概略について示したものであり、図 7 B は、半導体装置の構成の詳細（半導体素子厚み方向の層構成）について示したものである。図 7 A および図 7 B 中、30 は絶縁板、110' は中間層、111 は中間層、112 ははんだ層、300 は半導体装置を示し、中間層 111 は図 1 B に示す中間層 121 と実質的に同等の機能・構成を有し、符号 110'、111、112 および 300 以外の図 1 B と同じ番号の符号で示される部材は、図 1 B に示す符号と実質的に同等の機能・構成を有する部材を意味する。また、絶縁板 30 は、半導体素子 20 と放熱板 11 とを絶縁するために設けられた板状の AlN やダイヤモンド等の絶縁体からなるものである。

図 7 A および図 7 B からわかるように、半導体装置 300 は、放熱板 11 上に順次積層されたはんだ層 112、中間層 111、中間層 110' を介して絶縁板 30 が設けられ、絶縁板 30 上に順次積層された中間層 120、中間層 121、はんだ層 122 を介して半導体素子 20 が搭載されている。

なお、半導体装置 300 は例えば次のようにして作製される。まず、絶縁板 3

0の片面に中間層110、中間層111を順次積層し、もう片方に中間層120、中間層121を順次積層する。次に、絶縁板30の中間層111が設けられた側の面と放熱板11とをはんだ付けすることにより接着し、絶縁板30の中間層121が設けられた側の面と半導体素子20とをはんだ付けし、半導体装置300を得ることができる。なお、半導体素子20は、そのはんだ付けする面に、予め中間層（不図示）が設けられているものである。

図1Aに示す本発明の半導体装置200と図7Aに示す従来の半導体装置300とは、半導体素子20と放熱板11とを絶縁する部材が異なることを除けば、主要な構成は概ね等しいものである。しかし、両者を比較した場合、半導体装置200の方が半導体装置300よりもその層構成が簡易であり、また、半導体装置の作製に際して必要なはんだ付けの回数も、半導体装置300では2回であったのに対して、半導体装置200では1回で済み、作製工程がより簡易である。

また、絶縁体30の厚みが数百 μm 程度であるのに対して、絶縁性非晶質炭素膜10の厚みは既述したように0.1 μm ～数十 μm 程度の厚みであり、さらに、上記したように半導体装置200の方が半導体装置300よりも層構成が簡易である。従って、半導体装置200の方が半導体装置300よりも、半導体素子20と放熱板10との間隔をより小さくできるために、半導体素子20で発生した熱を、放熱板10へと伝達し、放散させる場合の放熱効率を高くすることができる。

この場合、半導体素子20に通電した際の発熱量が同じでも、半導体装置200に設けられた半導体素子20の方が、半導体装置300に設けられた半導体素子20よりも発熱温度をより低く抑えることができるため、短絡耐量やアバランシェ耐量等の過度な温度上昇による半導体素子20の破壊がより起こりにくくなる。

また、半導体素子20に対して許容される最高発熱温度が同じでも、半導体装置200に設けられた半導体素子20の方が、半導体装置300に設けられた半導体素子20よりもより多くの電流を流すことが可能である。このため、半導体素子20として同等のものをを用いても半導体装置200の方が半導体装置300よりもより大きな電流を制御することができ、半導体装置が複数の半導体素子を

用いて構成されるような場合には、使用する半導体素子の数がより少なくて済み、コストを低減することが可能である。

一方、従来の半導体装置において、導電性基体上にダイヤモンド膜を設けた半導体素子放熱部材を用いているような場合には、図 1 A に示す半導体装置 200 において、符号 10 で示される部分にダイヤモンド膜が設けられる。ダイヤモンド膜を用いた場合には、本発明の半導体装置と同様の構成とすることが可能であるものの、同一の膜厚を形成するために必要な時間が、絶縁性非晶質炭素膜に対してダイヤモンド膜では数倍から十数倍程度である。加えて、ダイヤモンド膜形成後にその表面を平滑化するための研磨工程が新たに必要となる。しかしながら、本発明の半導体装置では、絶縁性非晶質炭素膜を用いているため、符号 10 で示される絶縁部材の成膜に要する時間が短い上に、上記したような研磨工程も不要であるために、製造コストを低くすることができる。

次に、図 1 A および図 1 B に示す半導体装置の構成をベースとした半導体装置のより詳細な構成例について説明する。図 2 は、本発明の半導体装置の他の一例について示した模式断面図であり、具体的には、図 1 A に示す半導体装置の主要部の構成に加えて、主要部を囲む部分や配線等のようなその他の構成についても示したものである。

図 2 中、40、41、42 は引出電極、50、51、52 はバスバー、60、61、62 は配線、70、71 は樹脂ブロック、80 は封止用ゲル、201 は半導体装置を示し、その他の符号で表される部材は、図 1 A および図 1 B に示すものと同等の機能・構成を有するものである。なお、図 2 において、放熱板 11 と絶縁性非晶質炭素膜 10 との間に設けられるその他の層については記載を省略したが、図 1 B と同様である。また、図 2 に示す引出電極 40 は、図 1 B に示す中間層 121、122 に相当する部材であり、この引出電極 40 と半導体素子 20 との間に設けられるはんだ層については記載を省略してある。

半導体装置 201 は、放熱板 11 の片面には、放熱板 11 の片面全面を覆うように絶縁性非晶質炭素膜 10 が設けられ、絶縁性非晶質炭素膜 10 上に設けられた引出電極 40 を介して半導体素子 20 が搭載されている。なお、図 2 に示す半導体装置 201 において、絶縁性非晶質炭素膜 10 は、放熱板 11 の片面全面を

覆うように設けられているが、必ずしも放熱板 11 の片面全面を覆うように設ける必要はなく、少なくとも半導体素子 20 と放熱板 11 とが絶縁されるように設けられていればよい。

また、半導体素子 20 の引出電極 40 が設けられた側と反対側の面には引出電極 41 および 42 が設けられている。放熱板 11 の両側には、放熱板 11 が「凹」の字の底辺を成し、「凹」の字の両側の縦線を成すように樹脂ブロック 70 および 71 が設けられている。

樹脂ブロック 70 の中央部近傍には、樹脂ブロック 70 を横方向に貫くようにバスバー（エミッタ用）51 が設けられており、バスバー 51 は配線 61 を介して、半導体素子 20 のエミッタ電極に相当する引出電極 41 と接続されている。また、樹脂ブロック 71 の中央部近傍には、樹脂ブロック 71 を横方向に貫くようにバスバー（コレクター用）50 が設けられており、バスバー 50 の更に上側に樹脂ブロック 71 を横方向に貫くようにバスバー（ゲート用）52 が設けられている。バスバー 50 は、半導体素子 20 のコレクター電極に相当する引出電極 40 と配線 60 を介して接続されており、バスバー 52 は、半導体素子 20 のゲート電極に相当する引出電極 42 と配線 62 を介して接続されている（なお、横方向とは、導電性基体の幅方向を意味し、これ以降において説明する半導体装置の説明に際しても同様とする）。

また、放熱板 11、樹脂ブロック 70、樹脂ブロック 71 で囲まれた空間には、この領域と接している絶縁性非晶質炭素膜 10、半導体素子 20、引出電極 40、41、42、バスバー 50、51、52、配線 60、61、62、樹脂ブロック 70、71 の部分を外気と遮断するように、封止ゲル 80 が充填してある。

なお、図 2 に示す半導体装置 201 のような構成において、半導体装置 201 が主に放熱板 11 と絶縁性非晶質炭素膜 10 とからなる 1 つの半導体素子放熱部材上に複数の半導体素子（例えば、6 個の IGBT 素子）や、ダイオード等が搭載されているような場合には、半導体装置 201 の回路構成は例えば図 3 のように示すことができる。

図 3 は、図 2 に示す半導体装置の回路図の一例について示す模式図であり、図 3 中、B は電源、D1～D6 はダイオード、S1～S6 は IGBT 素子（図 2 中

の半導体素子 20 に相当する)、G1～G6 はゲート電極端子、M1～M3 はモータ用端子 (三相インバーターを構成) を表す。なお、G1～G6 および M1～M3 は不図示の配線により半導体装置外部に設けられた不図示の回路・モータ等と接続されている。

次に、図 1 A に示した半導体装置 200 とは異なる構成を有する半導体装置について説明する。図 4 は、本発明の半導体装置の主要部の構成の他の例について示す模式断面図であり、図 4 中、10 は絶縁性非晶質炭素膜、12 は冷却板 (導電性基体)、20 は半導体素子、210 は半導体装置を示す。なお、図 4 中、半導体素子 20 と絶縁性非晶質炭素膜 10 との間には、図 1 A に示す半導体装置 200 と同様に、絶縁性非晶質炭素膜 10 上に順次、中間層 120、121、はんだ層 122 が設けられているが記載を省略してある。

半導体装置 210 は、片方の面がフィン形状でもう片方の面が平坦状からなる冷却板 (導電性基体) 12 の平坦状の面に絶縁性非晶質炭素膜 10 を設け、不図示の中間層およびはんだ層を介して、絶縁性非晶質炭素膜 10 上に半導体素子 20 が搭載された構成を有している。

半導体装置 210 は例えば次のようにして作製することができる。まず、片方の面が予めフィン形状に成形加工された冷却板 (導電性基体) 12 の平坦状の面に絶縁性非晶質炭素膜を設け、既述したような方法で中間層を設ける。次に、この中間層と半導体素子 20 とをはんだで接着することにより半導体装置 210 を得ることができる。

半導体装置 210 は、放熱効率の高いフィン形状の部分を空気等の流体等と接触させることにより、半導体素子 20 から冷却板 12 に伝導された熱を強制的に半導体装置 210 の外部へと放散することができる。一方、半導体装置 200 や半導体装置 300 の放熱板 11 の下面にも蝟付けする等により、図 4 に示すものと同様な冷却板 12 をフィン状の部分を下側にして設けることもできる。

しかし、半導体装置 210 は、半導体装置 200 や半導体装置 300 と比較すると、半導体素子 20 の強制的な冷却手段として機能する冷却板 12 との距離が短いために放熱特性が優れるのみならず、全体としての構成もより簡易とすることができる。

なお、半導体装置 200 において、放熱板 11 の下面に冷却板 12 を設けるような場合には、放熱板 11 の熱膨張係数を絶縁性非晶質炭素膜 10 と冷却板 12 との中間となるように調整することにより、半導体素子 20 の発熱温度と冷却板 12 のフィン部分近傍の温度との差が大きな場合においても、これら 3 つの部材の間で発生する熱応力をより効果的に緩和することができる。

なお、冷却板（導電性基体）12 を構成する材料としては、既述したような金属材料を用いることができるが、フィン形状への加工の容易さの観点からは、鋳造性や塑性加工性に優れたアルミニウム合金であることが好ましい。

次に、図 4 に示す半導体装置 210 の構成をベースとした他の構成例について示す。図 5 は、本発明の半導体装置の主要部の構成の他の例について示す模式断面図であり、図 5 中、13 は放熱板、220 は半導体装置を示し、これ以外の符号で示される部分については図 4 に示す半導体装置 210 と同様である。

なお、図 5 中、半導体素子 20 と放熱板 13 との間には、はんだ層が設けられているが記載を省略してあり、絶縁性非晶質炭素膜 10 と冷却板 12 との間には、絶縁性非晶質炭素膜 10 側から冷却板 12 側へと順に、中間層 110、111、はんだ層 112 が設けられているが記載を省略してある。また、放熱板 13 は符号 11 や 12 で示される導電性基体と同様の金属からなるものであり、例えば、Si-Al 合金基板が用いられる。なお、放熱板 13 の厚みとしては、0.1～5mm 程度のものが好適に用いられる。

半導体装置 220 は例えば次のようにして作製することができる。まず、放熱板 13 の片面に絶縁性非晶質炭素膜 10 を設け、次に、放熱板 13 の絶縁性非晶質炭素膜 10 が設けられた側の面に、図 7B に示す半導体装置 300 と同様に中間層 110、111 を順次設け、その後、中間層 111 と冷却板 12 の平坦状の面とをはんだ付けする。最後に、放熱板 13 の絶縁性非晶質炭素膜 10 が設けられた側と反対側の面に半導体素子 20 をはんだ付けにより接着することにより半導体装置 220 を得ることができる。

半導体装置 220 においては、放熱板 13 を電極として利用することができ、図 1A に示す半導体装置 200 と比較すると電極層として機能する絶縁性非晶質炭素膜の上側に設けられる中間層 120、121 が不要であり、電極として機能

する放熱板 13 の厚みが厚いために半導体素子 20 に大電流が流れた場合の電気抵抗を小さくすることができる。

図 13 A は、本発明の半導体装置の主要部の構成の第 4 の例について示す模式断面図であり、図 13 B は、窒化アルミニウム絶縁板を用いた従来の半導体素子放熱部材を含む半導体装置の主要部の構成の一例を示す模式断面図である。図 13 A では、放熱板 (Cu-Mo) 610 上に厚膜の非晶質炭素膜 608 が形成されて一体化されている。602 は IGBT 素子、604 ははんだ層、606 は電極、612 はグリース、614 はアルミニウム冷却板を表す。一方、図 13 B は、窒化アルミニウム絶縁板 620 の両面に膜厚 0.4 mm のアルミニウム膜 (618、622) を形成した従来の態様である。616 および 624 ははんだ層を表す。

実施例

以下に本発明を実施例を挙げてより具体的に説明する。但し、本発明は以下の実施例に限定されるものではない。

(実施例 1)

実施例 1 では、図 1 A に示す半導体装置と同様の構成を有する半導体装置を、導電性基体上に直流プラズマ CVD 法により絶縁性非晶質炭素膜を形成する工程を経て作製し、評価した例について説明する。

<半導体装置の作製>

Cu が 35 at % および Mo が 65 at % である金属板を縦約 9 mm 横約 13 mm 厚さ 3 mm の板材に加工し、半導体素子放熱部材用の放熱板 (導電性基体) を作製した。次に、この放熱板を洗浄後、その片面にスパッタリング法により Cr 膜を膜厚が 0.2 μ m となるように形成した。

その後、Cr 膜を片面に形成した放熱板をプラズマ CVD 装置の真空チャンバー内の試料台に設置し、真空チャンバー内を 1.3×10^{-2} Pa 以下となるまで排気した。次に、原料ガスとしてメタンを 50 sccm、テトラメチルシランを 4 sccm、また、希釈ガスとしてアルゴンを 30 sccm、水素を 30 scc

m導入し、全圧を533Paに保ち、試料台との対極の間に直流電圧を印加し、水素とケイ素とを含む絶縁性非晶質炭素膜を放熱板の片面に設けられたCr膜表面に膜厚が約3 μ mとなるように形成した。なお、絶縁性非晶質炭素膜の成膜に要した時間は約30分であり、同じ膜厚のダイヤモンド膜を形成するのに数時間要するのと比較すると、極めて短時間で成膜することができた。また、成膜された絶縁性非晶質炭素膜に含まれる水素の含有量を、ERD法（弾性反跳粒子法）により測定したところ30at%であり、ケイ素の含有量をEPMA（Electron Probe Micro Analyzer）により測定したところ16at%であった。

また、絶縁性非晶質炭素膜の結晶性についてX線回折によりCu管球を用いて加速電圧40kV、電流300mA、回折角測定領域10°～80°として評価したところ、導電性基体成分のCu、Mo、および、導電性基体上に設けられたCr膜に起因するCrに起因する回折線以外にはシャープな回折線は確認されず、絶縁性非晶質炭素膜は非晶質であることが確認された。

その後、絶縁性非晶質炭素膜の表面にスパッタリング法により電極としてアルミニウム膜を膜厚が約1 μ mとなるように形成し、さらに、このアルミニウム膜上にめっき法によりNi膜を膜厚が約2 μ mとなるように形成した。最後に、Ni膜の表面に、縦横のサイズが放熱板と同等のIGBT素子をはんだ付けすることにより実施例1の半導体装置（以下、「半導体装置A」と略す）を得た。

<評価>

半導体装置Aを、図6に示すように冷却用の冷却ブロック上に固定した。次に、IGBT素子のエミッターコレクタ間に電源電圧を印加し、IGBT素子の発熱が80Wとなるようにゲート電圧を調整して熱抵抗と半導体素子の上昇温度とを測定した。

なお、図6は、放熱板を有する半導体装置（例えば、主要部の構成が図1Aおよび図7Aに示す半導体装置）を冷却用ブロック上に設置した一例について示した模式断面図である。図6において、放熱板11の半導体素子20が設けられた側と反対側の面と接するように、冷却水用流路91を設けた冷却ブロック90がグリース（不図示）を介して設けられており、半導体素子20から放熱板11へ

と伝導された熱が冷却ブロック 90 に放散される。上記の測定に際しては、温度 25℃ の環境下で、冷却ブロックの 90 の温度がほぼ一定に保たれるように温度 65℃ の冷却水を冷却水用流路に流して実施した。

上記したようにして測定した結果、主に放熱板と絶縁性非晶質炭素膜とからなる半導体素子放熱部材の全熱抵抗は約 0.16 K/W であり、また、IGBT 素子の温度上昇は約 13℃ であった。なお、IGBT 素子から大気中へと放散される熱量は、IGBT 素子から半導体素子放熱部材を通じて冷却ブロックへと放散される熱量と比較するとごく僅かであると考えられるため、上記の結果は実質的に後者の経路による放熱に起因するものとして扱うことができる。

(比較例 1)

比較例 1 では、図 7 A に示す半導体装置と同様の構成を有する半導体装置を、作製し、評価した例について説明する。

<半導体装置の作製>

予め洗浄した縦約 9 mm 横約 13 mm 厚さ約 0.6 mm の窒化アルミニウム板 (絶縁板) の両面に、貼り合わせ法により膜厚 0.4 mm のアルミニウム膜を形成し、さらにめっき法により膜厚 5 μm の Ni 膜を形成した。

次に、この絶縁板の片面に、実施例 1 で用いたものと同じ放熱板をはんだ付けし、もう片方の面に IGBT 素子をはんだ付けして比較例 1 の半導体装置 (以下、「半導体装置 B」と略す) を得た。

<評価>

半導体装置 B を、図 6 に示すように冷却用の冷却ブロック上に固定し、実施例 1 と同様にして熱抵抗と半導体素子の温度上昇を測定した。その結果、全熱抵抗は約 0.24 K/W であり、IGBT 素子の温度上昇は約 20℃ であった。

実施例 1 と比較例 1 との結果を比較すれば判るように、半導体装置 A は半導体装置 B よりも、熱抵抗を 30% 以上低減することができ、また、IGBT 素子の温度上昇を 7℃ 押さえることができた。

(実施例 2)

<半導体装置の作製>

Cu が 35 at% および Mo が 65 at% である金属板を縦約 8 cm 横約 24

c m厚さ 3 mmの板材に加工し、半導体素子放熱部材用の放熱板（導電性基体）を作製した。次に、この放熱板を洗浄後、その片面に実施例 1 と同様にして C r 膜、絶縁性非晶質炭素膜、アルミニウム膜、N i 膜を順次積層し、この上に 6 個の I G B T 素子（縦約 9 mm横約 1 2 mm）と、6 個のダイオード（縦約 6 mm横約 1 1 mm）をはんだ付けした。

更に、放熱板の周囲をプラスチック（樹脂ブロック）によりモールドし、バスバー等を配線し、バスバーと I G B T 素子およびダイオードに接して設けた電極とをワイヤーボンドにより接続し、その後、プラスチックで周囲を囲われた放熱板上に樹脂を流しこんで封止し、I G B T 素子の箇所を切断した断面が図 2 と同様の構成を有し、図 3 に示す回路構成を有する実施例 2 の半導体装置（以下、「半導体装置 C」と略す）を得た。

<評価>

半導体装置 C の放熱板の下面にグリースを塗布し、図 6 に示すようにアルミニウム製の水冷ブロックに固定し、水冷ブロックの温度が一定に保たれるように、6 5 ℃の冷却水を冷却水用流路に流しながら、冷熱サイクル試験（大気中、- 4 0 ℃～+ 1 0 5 ℃の温度サイクル）を行った。その結果、3 0 0 0 回以上の冷熱サイクルを行った後でも、I G B T 素子と放熱板との間には剥離が発生しなかった。

この結果から、本発明の半導体素子放熱部材を用いた半導体装置では、過酷な環境下に曝されても、半導体素子と半導体素子放熱部材との間で剥離が発生せず、安定した放熱特性と絶縁耐性とを維持し続けることができることがわかる。

（実施例 3）

<半導体装置の作製>

R F プラズマ C V D 装置を用いて絶縁性非晶質膜を形成した以外は実施例 1 と同様にして、実施例 3 の半導体装置（以下、「半導体装置 D」と略す）を作製した。

なお、R F プラズマ C V D 装置による絶縁性非晶質膜の形成は以下のように行った。まず、C r 膜を片面に形成した放熱板を、R F プラズマ C V D 装置の真空チャンバー内に設置し、真空チャンバー内を 3×10^{-3} P a 以下となるように排

気した。次に、原料ガスとしてメタンを導入して真空チャンバー内の圧力を 1.3×10^{-3} Paに設定した。その後、試料台に 13.56 MHzのRF電圧を印加し、水素を含む絶縁性非晶質炭素膜を $1 \mu\text{m}$ 形成した。絶縁性非晶質炭素膜に含まれる水素の含有量をERD法により測定したところ約 $27 \text{ at}\%$ であった。

また、絶縁性非晶質炭素膜の結晶性についてX線回折によりCu管球を用いて加速電圧 40 kV 、電流 300 mA 、回折角測定領域 $10^\circ \sim 80^\circ$ として評価したところ、導電性基体成分のCu、Mo、および、導電性基体上に設けられたCr膜に起因するCrに起因する回折線以外にはシャープな回折線は確認されず、絶縁性非晶質炭素膜は非晶質であることが確認された。

<評価>

半導体装置Dを用いて、実施例1と同様にして熱抵抗と半導体素子の上昇温度とを測定した。その結果、半導体素子放熱部材の全熱抵抗は約 0.16 K/W であり、また、IGBT素子の温度上昇は約 13°C であった。

(実施例4)

以上に説明した実施例および比較例では、放熱特性や、剥離性について評価したが、次に絶縁性有機膜を設けた場合の絶縁耐圧特性について評価した例を以下に示す。なお、絶縁性有機膜を設けた場合の絶縁耐圧特性の効果の確認を容易にするため、導電性基体としてはSUS材を用い、また、導電性基体表面に埃塵が付着しやすい環境にて実施例4の半導体素子放熱部材を作製した。

<半導体素子放熱部材の作製>

－絶縁性非晶質炭素膜の形成－

まず、導電性基体として、直径 30 mm 、厚み約 3 mm のSUS製の円盤状の導電性基体を準備した。次に、この導電性基体を洗浄することなく、そのままプラズマCVD装置の真空チャンバー内の試料台に設置し、真空チャンバー内を 1.3×10^{-2} Pa以下となるまで排気した。次に、原料ガスとしてメタンを 50 sccm 、テトラメチルシランを 4 sccm 、また、希釈ガスとしてアルゴンを 30 sccm 、水素を 30 sccm 導入し、全圧を 533 Pa に保ち、試料台との対極の間に直流電圧を印加し、水素とケイ素とを含む絶縁性非晶質炭素膜を導電性基体の表面（試料台と接していた面（以下、「裏面」と略す）、および、反対

側の面)と側面とに形成した。導電性基体の表面に形成された絶縁性非晶質炭素膜の膜厚は約 $3\mu\text{m}$ であった。なお、光学顕微鏡で、導電性基体の表面を観察したところ、ピンホール欠陥が数百 μm 四方に1個程度の割合で観察され、ピンホール欠陥の大きさは最大で直径 $10\mu\text{m}$ 前後であった。

－絶縁性有機膜の形成－

次に、導電性基体の裏面にリード線をはんだ付けし、側面、裏面およびリード線をエポキシ系の樹脂にて被覆した。

その後、ガラス製のセル(電着槽)内に、上記したような処理を施した導電性基体と、この導電性基体の表面に形成された絶縁性非晶質炭素膜と対向するように、導電性基体の表面から 2cm 離れた所に対向電極として銅板を設置し、銅板およびリード線を電源に接続した。さらに、導電性基体と対向電極とが完全に水没するように下記組成物からなる熱可塑性カチオン型電着組成物を含む電着液を注いだ。

- ・水性分散体：4.9重量部
- ・シクロヘキサノン：14.0重量部
- ・ γ -ブチラクトン：3.5重量部
- ・N-メチルピロリドン：17.5重量部
- ・水：60.1重量部

なお、この電着液は、上記水性分散体が、可溶性ポリイミドおよびアミン変性アクリルポリマーを混合・可溶したポリイミド粒子からなり、具体的にはJSR(株)製EDP001を用いた。

次に、対向電極に対して、導電性基体の電圧が -10V となるように電圧を10秒間印加して、絶縁性非晶質炭素膜上に電着膜を形成した。具体的には、絶縁性非晶質炭素膜(ピンホールが存在する部分も含む)表面近傍において、水のカソード分解により水酸化物イオンが生成され、 pH が上昇することによりプロトンが中和され、水性分散体が中性のコロイド粒子となり、このコロイド粒子がピンホールの周囲や絶縁性非晶質炭素膜上に析出(電析)し、電着膜が形成される。

電着膜を形成後、導電性基体を電着槽から引き上げ、下記組成物からなる洗浄液中に浸漬して、電着していない未反応のカチオンを除去した。

- ・シクロヘキサノン：13重量部
- ・ γ -ブチラクトン：3重量部
- ・N-メチルピロリドン：17重量部
- ・水：67量部

次に、絶縁性非晶質炭素膜上に電着膜が形成された導電性基体を、100℃に加熱したホットプレート上に10分間設置し、電着膜中に含まれる溶媒を除去して乾燥させた後、温度250℃のオープン内に30分間設置して、電着膜を架橋重合させ絶縁性有機膜を形成し、実施例4の半導体素子放熱部材を得た。

なお、絶縁性非晶質炭素膜上に形成された絶縁性有機膜の膜厚は約2 μm （ピンホール部分では5 μm ）であり、ピンホール部分は、絶縁性有機膜によって完全に埋め込まれていた。

<評価>

導電性基体の表面に直径5 mmの開口部を持つマスクを設置し、この開口部にイオンコーター（島津製作所（株）製、LC50）を用いて膜厚が0.1 μm の白金からなる電極を形成した。次に、この白金電極の表面にカーブトレーサー（ソニー・テクトロニクス（株）製、370A型）のプローブを接触させて印加電圧を掃引して絶縁耐圧を測定した。

その結果、印加電圧を400 Vまで上げてても、リーク電流は極めて小さく、実質的に測定不可能なレベル（0.01 μA 以下）であり、絶縁破壊が起こらなかった。すなわち、実施例4の半導体素子放熱部材の絶縁耐圧は、少なくとも400 V以上であることが判った。

なお、参考までに述べれば、上記の測定方法は、ピンホール内部にも白金が形成されるため、単に、導電性基体の表面にプローブを接触させる場合と比べて、小さなピンホールに起因するリーク電流も逃さずに捉えることが可能であり、より厳格な測定方法である。

（比較例2）

実施例4の半導体素子放熱部材の作製に際して、絶縁性有機膜を設けなかった以外は、実施例4と同様に作製し、比較例2の半導体素子放熱部材を得た。次に、実施例4と同様にして絶縁耐圧を測定した。

その結果、低い印加電圧でもリーク電流が発生し、印加電圧の増加に伴いリーク電流が急増し、印加電圧が約 40 V において約 36 μ A のリーク電流が確認され、さらに、印加電圧が約 84 V に達した時点で絶縁破壊が発生した。

実施例 4 および比較例 2 の結果から、絶縁性非晶質炭素膜にピンホール欠陥が多く発生していても、絶縁性非晶質炭素膜上に絶縁性有機膜を形成すれば、十分な絶縁耐圧が確保できることがわかる。

以上に説明したように本発明によれば、放熱特性および密着性に優れ、低コストで半導体装置を作製することができる半導体素子放熱部材、および、それを用いた半導体装置並びにその製造方法を提供することができる。

(実施例 5)

本発明のプラズマ CVD 法を用いた半導体素子放熱部材の製造方法においては、マイナス極につながれた複数の前記導電性基体を前記導電性基体が互いに対向するように成膜炉内に配置し、隣接する 2 個の前記導電性基体の負グローが互いに重なるようにシース幅を調節してグロー放電することも可能である。実施例 5 では、このようにして非晶質炭素膜を形成する工程を経て半導体装置を作製し、評価した例について説明する。

まず、非晶質炭素膜の形成方法を、図 8 および図 9 を用いて説明する。なお、図 9 は、本実施例における成膜中のグロー放電の様子を模式的に表した図であって、図 8 の X-X' での断面図である。

(成膜装置)

図 8 は非晶質炭素膜の成膜装置の概略説明図である。

本実施例の非晶質炭素膜の成膜装置 400 は、円筒状でステンレス製のチャンバー 411 を成膜炉として用い、排気通路 412 によりチャンバー 411 と連通する排気系 413 を有する。排気系 413 は、油回転ポンプ、メカニカルブースターポンプ、油拡散ポンプからなり、排気通路 412 に配した排気調整バルブ 415 を開閉することによりチャンバー 411 内の処理圧力を調整する。

チャンバー 411 内には、プラズマ電源 416 のマイナス極に通電された陰極 420 とガス供給手段 430 が配設される。

陰極 420 は、プラズマ電源 416 のマイナス極に連結された支持台 421 と、

非晶質炭素膜が表面に成膜される導電性基体 4 2 2 とからなる。支持台 4 2 1 は、ステンレス鋼製の円板状で、円筒状のチャンバー 4 1 1 と同軸的に、チャンバー 4 1 1 の底部に固定される。なお、支持台 4 2 1 には、導電性基体 4 2 2 が任意の配置状態で保持される。

本成膜装置は、ガス供給手段 4 3 0 を有する。ガス供給手段 4 3 0 は、原料ガスと希釈ガスとの混合ガスを任意の流量比でチャンバー 4 1 1 に供給する。混合ガスは、マスフローコントローラ (MFC) 4 3 3 により流量を調整後、ガス供給バルブ 4 3 4 を経てガス供給管 4 3 5 によりチャンバー 4 1 1 の内部に供給される。そして、ガス供給管 4 3 5 には、その長さ方向に等間隔で複数の孔が開けられている。ガス供給管 4 3 5 は、チャンバー 4 1 1 の中心部に位置するように設置され、支持台 4 2 1 に保持された導電性基体 4 2 2 に均一に混合ガスが供給される。

プラズマ電源 4 1 6 のプラス極は、チャンバー 4 1 1 およびアースに結線され、チャンバー 4 1 1 の壁面が接地電極 (陽極) となる。

(非晶質炭素膜の成膜方法)

上記の構成の非晶質炭素膜の成膜装置を作動させて、導電性基体 4 2 2 の表面に非晶質炭素膜を成膜した。本実施例では、導電性基体 4 2 2 として、アルミ合金 1 0 5 0 製の導電性基体 (縦約 3 9 mm 横約 2 2 mm 厚さ 3 mm) を 4 枚用いた。これらの導電性基体 4 2 2 は、図 8 および図 9 に示すように、厚さ方向に平行かつ並列状態で配置され、支持台 4 2 1 に設けられた深さ 1 mm の溝にはめ込むことにより、支持台 4 2 1 に固定した。なお、隣接する 2 個の導電性基体 4 2 2 の対向面間の間隔 D は、それぞれ 1 0 mm とした。

次に、成膜手順を説明する。まず、排気系 1 3 によりチャンバー 4 1 1 内を真空度が 1×10^{-2} Pa になるまで排気した。次に、ガス供給バルブ 4 3 4 を開け、希釈ガスである水素ガスを導入した。ガスの流量は MFC 4 3 3 で調整した。その後、排気調整バルブ 4 1 5 の開度を調整し、チャンバー 4 1 1 内の処理ガス圧を 2 6 0 Pa とした。次に、プラズマ電源 4 1 6 により陰極 4 2 0 に -100 V の電圧を印加した。電圧を印加すると、陰極 4 2 0 の周辺にグロー放電が生じ、陰極を加熱した。プラズマ電源の出力を増し、基体温度が 300°C になるように

調節した。次に、原料ガスであるメタン (CH_4)、テトラメチルシラン (TMS、 $\text{Si}(\text{CH}_3)_4$) を導入すると、導電性基体 422 の表面に非晶質炭素膜が成長した。成膜温度は 300°C とした。なお、基体の温度の測定には放射温度計を用いた。混合ガスの流量は、メタン : 50 sccm 、TMS : 1 sccm 、水素ガス : 60 sccm とした。

成膜中のグロー放電の様子を図 9 に示す。D は導電性基体の対向面間の間隔を表している。導電性基体 422 の周囲には導電性基体 422 に沿ってシース幅 S のシース 425 が形成され、そのシース 425 は対向面間で接近し、426 で示す部分で負グロー 424 が重なりあった。426 で示す部分は、他の負グロー 424 が重なっていない部分より明るいグロー放電である。負グローを重ねることによって放電が安定し、低電圧高電流密度のグロー放電となった。2.5 時間の放電により、導電性基体 422 の表面に膜厚 $22\text{ }\mu\text{m}$ の非晶質炭素膜が形成された。なお、図 10 には、負グロー 424 が重なり合わない場合のグロー放電の様子を示す。

膜の水素量は ERD (弾性反跳粒子検出法) の測定で 40% であった。膜の硬さはナノインデントによりピッカース硬度換算で $H_v 600$ であり、ヤング率は 50 GPa であった。また、膜の欠陥面積率は電気化学的な手法である臨界不動態電流密度法 (CPCD 法) の測定で 10^{-6} であった。

さらに、この非晶質炭素膜についての絶縁特性を調べた。絶縁特性は絶縁破壊耐電圧により評価した。非晶質炭素膜の膜厚方向に直流電圧を印加し、その際のリーク電流を検出することにより、絶縁破壊耐電圧を測定した。図 11 は測定装置の概略図である。まず、導電性基体 502 の片側表面を研磨して非晶質炭素膜を除去する。次に、導電性基体 502 の非晶質炭素膜の除去された側の面をアースと結線し、もう一方の面の非晶質炭素膜 504 の表面に、導電ペーストを用いて $\phi 6\text{ mm}$ の電極 506 を作成する。この電極 506 より膜厚方向に直流電圧を印加し、カーブトレーサ 508 によりリーク電流を検出する。その結果、図 12 に示すように、本実施例の非晶質炭素膜は 1200 V の電圧をかけても絶縁破壊しなかった。このときの膜の体積抵抗率は $10^8 \sim 10^{11}\text{ }\Omega \cdot \text{cm}$ であった。

次に上記のように作製した絶縁性非晶質炭素膜を半導体素子放熱部材として用

いた半導体装置の作製について説明する。

<半導体装置の作製>

Cuが35at%およびMoが65at%である焼結金属材を縦約9mm横約13mm厚さ3mmの板材に加工し、半導体素子放熱部材用の放熱板（導電性基体）を作製した。その後、上記した方法により、処理時間2時間としてこの導電性基体上に非晶質炭素膜を12 μ mの厚さで形成した。その後、非晶質炭素膜の表面に電極としてクロムを約0.2 μ m、銅を約0.5 μ mの厚さで蒸着し、さらに銅を36 μ m、ニッケルを3 μ mの厚さで電気メッキした。この電極にIGBT素子をはんだ付けした。

更に、放熱板の周囲をプラスチック（樹脂ブロック）によりモールドし、バスバー等を配線し、バスバーとIGBT素子およびダイオードに接して設けた電極とをワイヤーボンドにより接続し、その後、プラスチックで周囲を囲われた放熱板上に樹脂を流しこんで封止し、IGBT素子の箇所を切断した断面が図2と同様の構成を有する実施例5の半導体装置（以下、「半導体装置E」と略す）を得た。半導体装置Eの主要部の構成は、図13Aに示される。

<評価>

半導体装置Eの放熱板の下面にグリースを塗布し、図6に示すようにアルミニウム製の水冷ブロックに固定し、水冷ブロックの温度が一定に保たれるように、65℃の冷却水を冷却水用流路に流しながら、冷熱サイクル試験（大気中、-40℃～+105℃の温度サイクル）を行った。その結果、3000回以上の冷熱サイクルを行った後でも、IGBT素子と放熱板との間には剥離が発生しなかった。

この結果から、本発明の半導体素子放熱部材を用いた半導体装置では、過酷な環境下に曝されても、半導体素子と半導体素子放熱部材との間で剥離が発生せず、安定した放熱特性と絶縁耐性とを維持し続けることができることがわかる。

さらに、実施例1と同様にして熱抵抗を測定した。その結果、全熱抵抗は約0.19K/Wであった。

（比較例3）

比較例3では、図13Bに示す半導体装置と同様の構成を有する半導体装置を、

作製し、評価した例について説明する。

＜半導体装置の作製＞

予め洗浄した縦約 9 mm 横約 13 mm 厚さ約 0.6 mm の窒化アルミニウム板（絶縁板）の両面に、膜厚 0.4 mm のアルミニウム膜をメタライズした。

次に、この絶縁板の片面に、実施例 5 で用いたものと同じ放熱板をはんだ付けし、もう片方の面に IGBT 素子をはんだ付けして比較例 3 の半導体装置（以下、「半導体装置 F」と略す）を得た。

＜評価＞

半導体装置 F を、図 6 に示すように冷却用の冷却ブロック上に固定し、実施例 5 と同様にして熱抵抗を測定した。その結果、全熱抵抗は約 0.35 K/W であった。

実施例 5 と比較例 3 との結果を比較すれば判るように、従来構造の 0.6 mm 厚さの窒化アルミニウム板と Cu-Mo の冷却板の積層構造を、直接 Cu-Mo に厚膜の非晶質炭素膜を形成し一体化することによって、数百ボルト以上の絶縁耐性を確保し、なおかつ熱抵抗を 40 % 以上低減することができた。

実施例 5 においては、マイナス極につながれた複数の前記導電性基体を前記導電性基体が互いに対向するように成膜炉内に配置し、隣接する 2 個の前記導電性基体の負グローが互いに重なるようにシース幅を調節してグロー放電することにより非晶質炭素膜を形成する工程を経て半導体装置を作製した。このことにより、非晶質炭素膜が水素を多く含んだ低ヤング率の膜となった。また、Si を添加することによって導電性基板への密着性を高め、Si 半導体素子との熱膨張率差を小さくできるため、耐熱疲労寿命にも優れた半導体素子放熱部材を得ることができる。したがって、素子に流れる電力が同じ場合は従来に比べて素子の温度を低く保つことができ、信頼性が向上する。また、冷却能力が向上したため素子により多くの電流を流すことができ、素子の個数を削減できること、および窒化アルミニウムのような高価なセラミックス板を不要としたことによってインバータのコストを下げることもできた。

産業上の利用の可能性

本発明に係る半導体素子放熱部材は半導体装置に用いられ、当該半導体装置は電子回路等において利用することができる。

請求の範囲

1. 導電性基体および水素を含む絶縁性非晶質炭素膜を備え、かつ
前記導電性基体の、少なくとも半導体素子を搭載する部分に、絶縁性非晶質炭素膜を設けた半導体素子放熱部材。
2. 前記絶縁性非晶質炭素膜に含まれる水素の含有量が、20～60 at %の範囲内であることを特徴とする請求項1に記載の半導体素子放熱部材。
3. 前記絶縁性非晶質炭素膜が、ケイ素を含むことを特徴とする請求項1または請求項2に記載の半導体素子放熱部材。
4. 前記絶縁性非晶質炭素膜に含まれるケイ素の含有量が、1～50 at %の範囲内であることを特徴とする請求項3に記載の半導体素子放熱部材。
5. 前記絶縁性非晶質炭素膜の前記半導体素子を搭載する側の面に、絶縁性有機膜を設けたことを特徴とする請求項1～4のいずれか1つに記載の半導体素子放熱部材。
6. 前記導電性基体が、少なくとも、Al、Cu、Mo、W、Si、Feのいずれか1つ以上を含む金属基体であることを特徴とする請求項1～5のいずれか1つに記載の半導体素子放熱部材。
7. 前記半導体素子が、バイポーラ型トランジスタ、MOS型トランジスタ、およびダイオードから選択される1種のパワーデバイス、または、大規模集積回路であることを特徴とする請求項1～6のいずれか1つに記載の半導体素子放熱部材。
8. 前記絶縁性非晶質炭素膜の弾性率が、40～150 GPaであることを特徴とする請求項1～7のいずれか1つに記載の半導体素子放熱部材。
9. 前記絶縁性非晶質炭素膜のビッカース硬さがHv 400～1500であることを特徴とする請求項1～8のいずれか1つに記載の半導体素子放熱部材。
10. 前記絶縁性非晶質炭素膜の膜厚が0.1～200 μm であることを特徴とする請求項1～9のいずれか1つに記載の半導体素子放熱部材。
11. 導電性基体上に、少なくとも水素を含む絶縁性非晶質炭素膜を形成する工程を含む請求項1～10のいずれか1つに記載の半導体素子放熱部材の製造方

法であって、

前記絶縁性非晶質炭素膜が、プラズマCVD法により形成される半導体素子放熱部材の製造方法。

12. マイナス極につながれた複数の前記導電性基体を前記導電性基体が互いに対向するように成膜炉内に配置し、隣接する2個の前記導電性基体の負グローが互いに重なるようにシース幅を調節してグロー放電することを特徴とする請求項11に記載の半導体素子放熱部材の製造方法。

13. 複数の前記導電性基体がマイナス極に結線された基体保持具に保持されることを特徴とする請求項12に記載の半導体素子放熱部材の製造方法。

14. 処理ガス圧力およびプラズマ電力を操作することにより、隣接する2個の前記導電性基体の負グローが互いに重なるようにシース幅を調節してグロー放電することを特徴とする請求項12または13に記載の半導体素子放熱部材の製造方法。

15. 前記シースのシース幅が、

$$\frac{D}{4} \leq S \leq D$$

を満たすことを特徴とする請求項12～14のいずれか1つに記載の半導体素子放熱部材の製造方法。ただし、Sはシース幅であり、Dは導電性基体の対向面間の間隔である。

16. 前記処理ガス圧力が13～1330Paであり、隣接する2個の前記導電性基体の対向面間の間隔が2～60mmであることを特徴とする請求項14または15に記載の半導体素子放熱部材の製造方法。

17. プラズマCVD法において用いられる処理ガスが、炭化水素ガスを含む原料ガスからなるか、または炭化水素ガスを含む原料ガスと水素および希ガスの少なくとも1種を含む希釈ガスとからなることを特徴とする請求項11～16のいずれか1つに記載の半導体素子放熱部材の製造方法。

18. 前記原料ガスが、さらに少なくともケイ素を含む有機金属含有ガスおよびハロゲン化合物のうちいずれか1種を含むことを特徴とする請求項17に記載の半導体素子放熱部材の製造方法。

19. 前記絶縁性非晶質炭素膜を形成する工程を経た後に、前記絶縁性非晶質炭素膜の表面に絶縁性有機膜を形成する工程を経て作製される請求項5～10のいずれか1つに記載の半導体素子放熱部材の製造方法であって、

前記絶縁性有機膜が、電気泳動を利用して形成されることを特徴とする半導体素子放熱部材の製造方法。

20. 少なくとも、請求項1～10のいずれか1つに記載の半導体素子放熱部材と、該半導体素子放熱部材に搭載される1個以上の半導体素子と、を含む半導体装置。

図1A

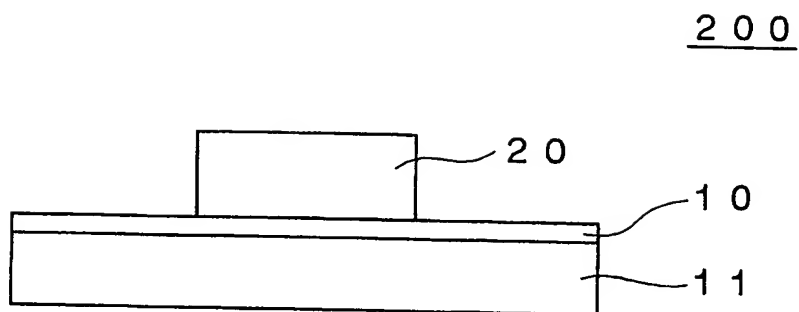


図1B

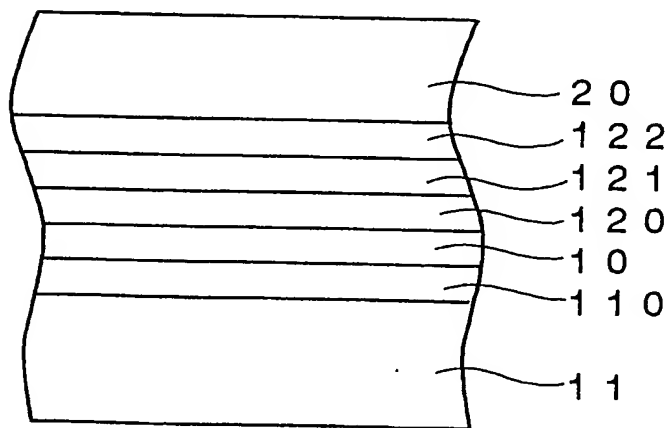


図2

201

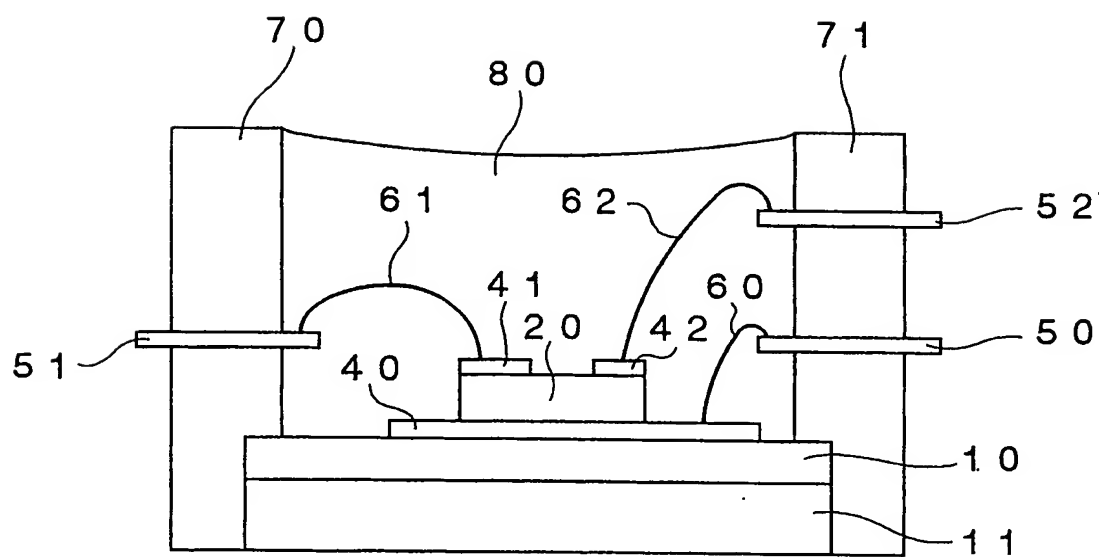


図3

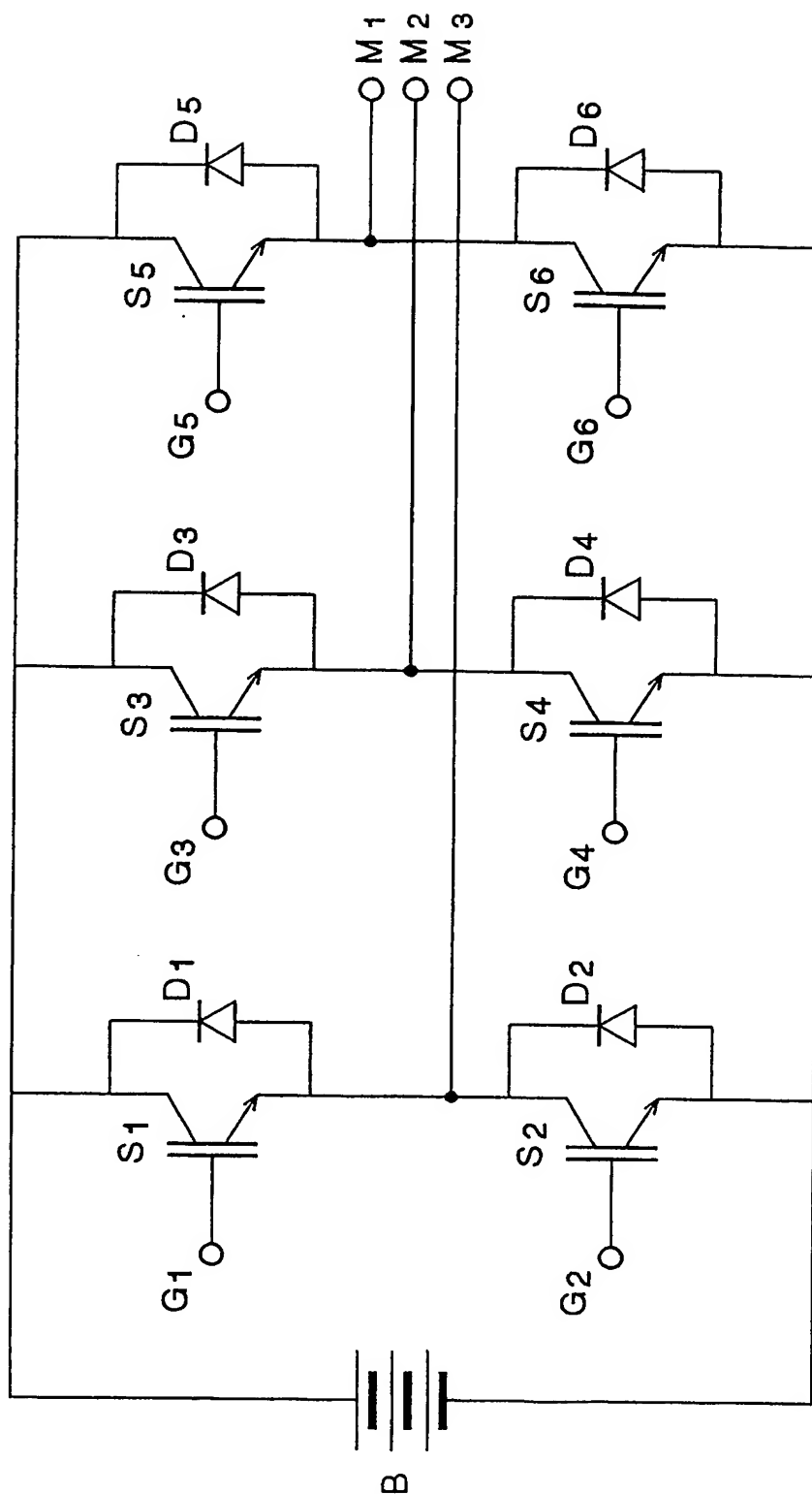


図4

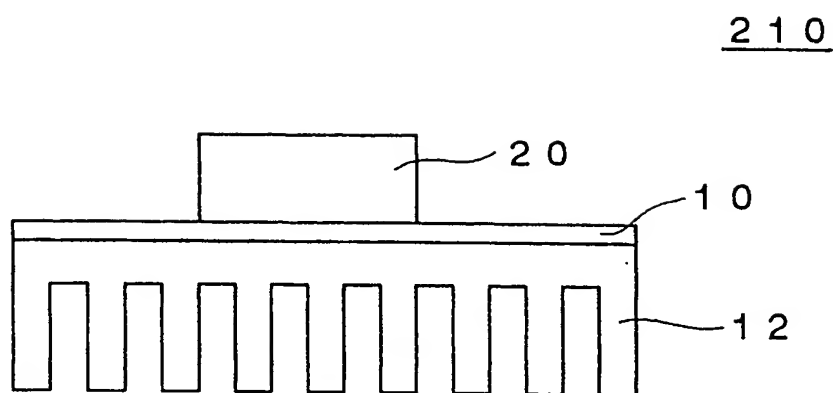


図5

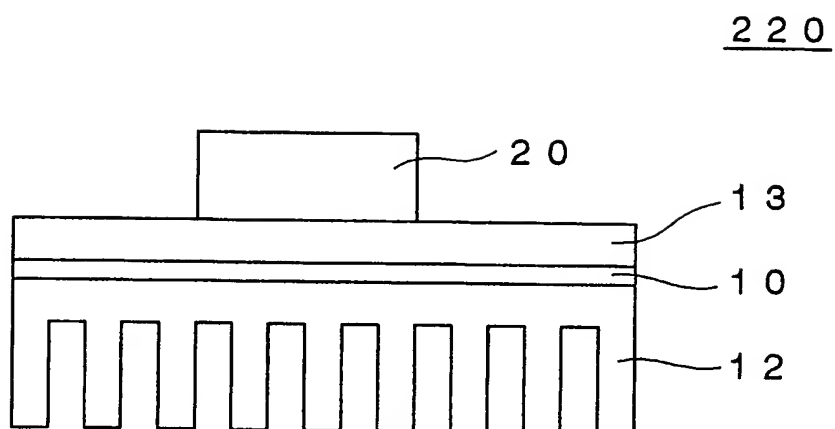


図6

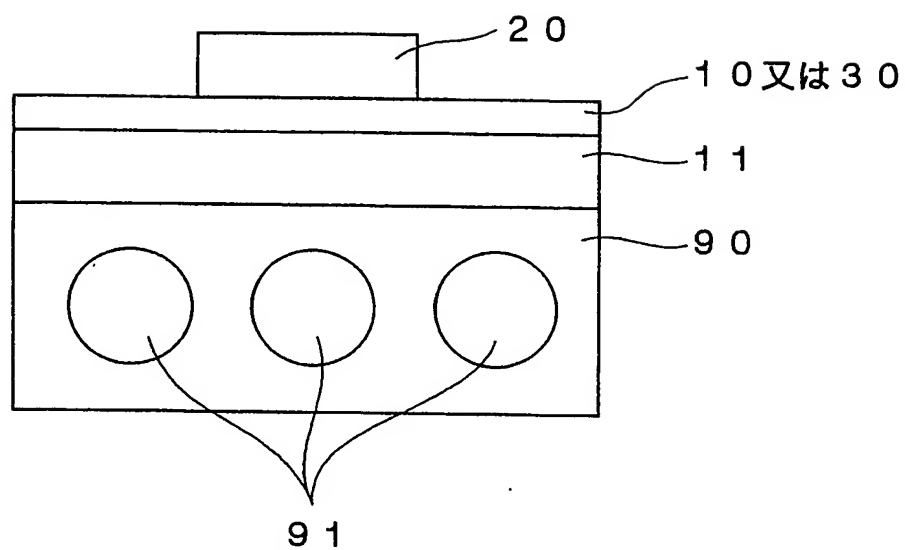


図7A

3 0 0

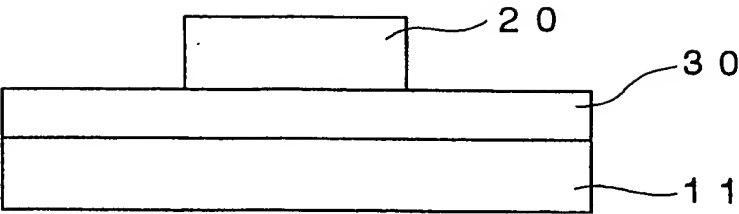


図7B

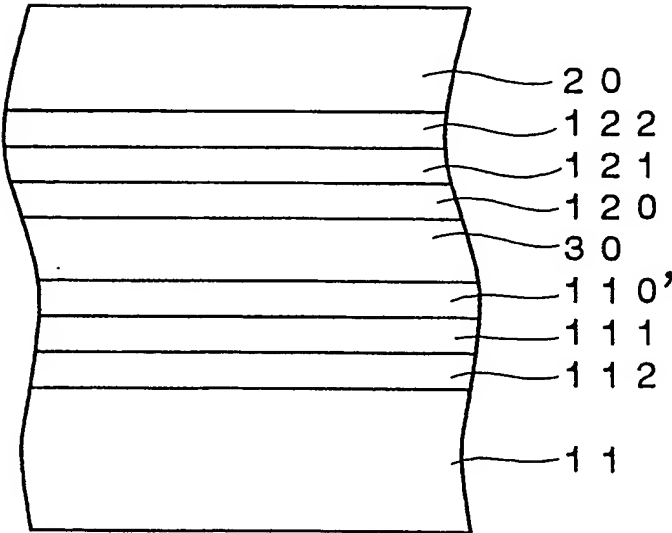


図8

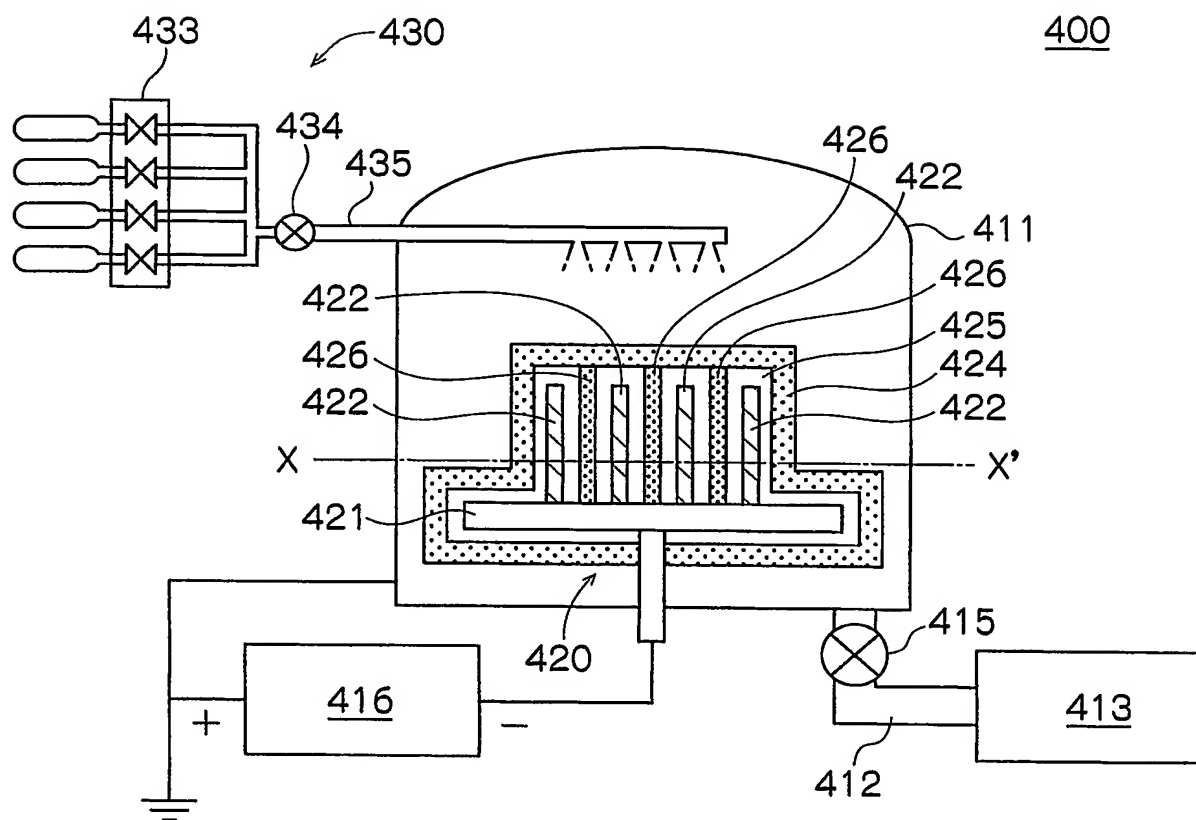


図9

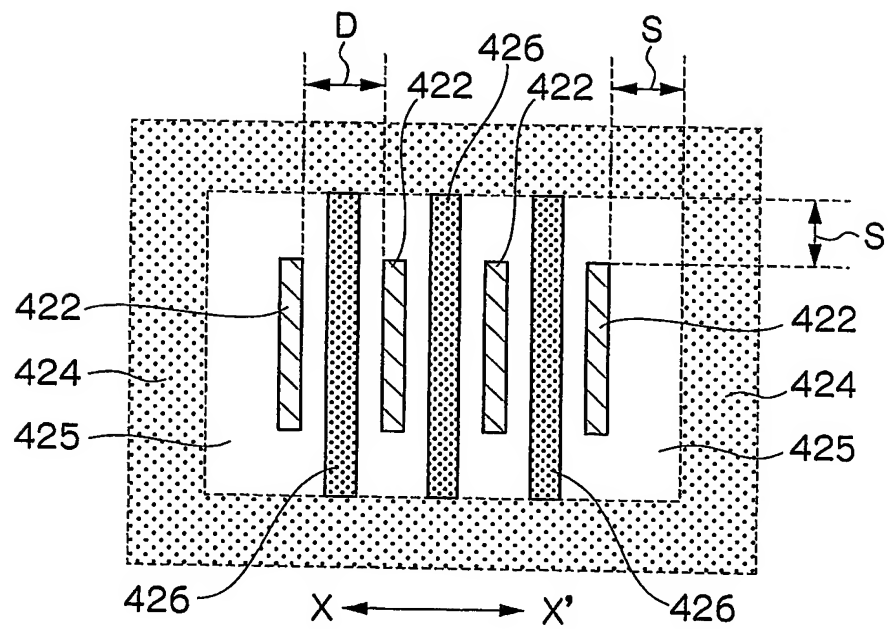


図10

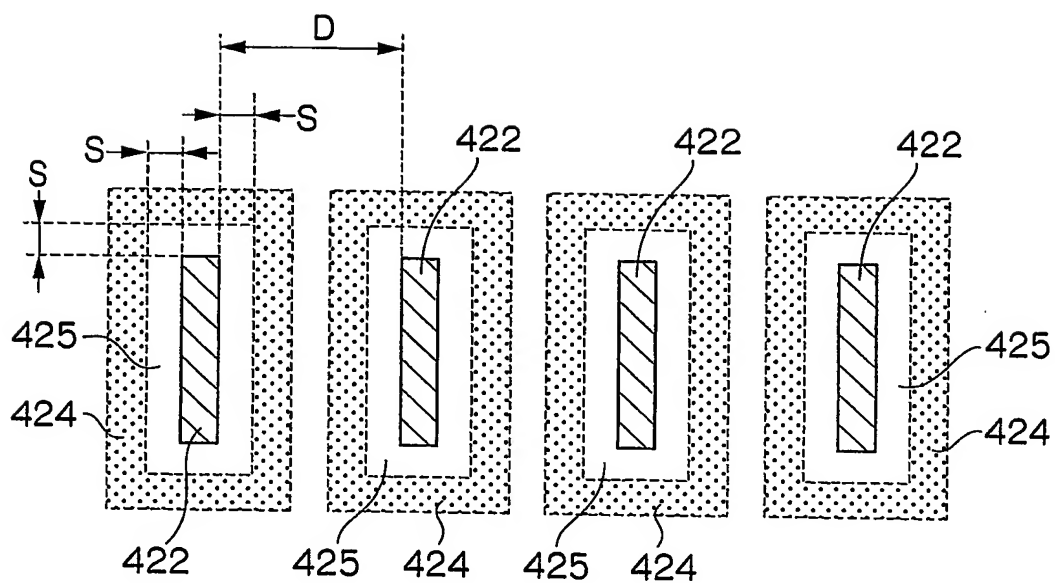


図11

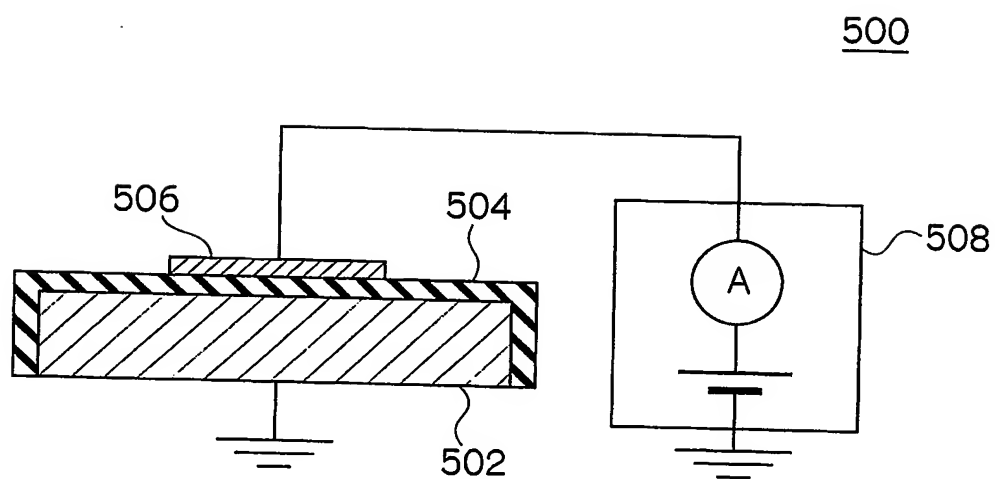


図12

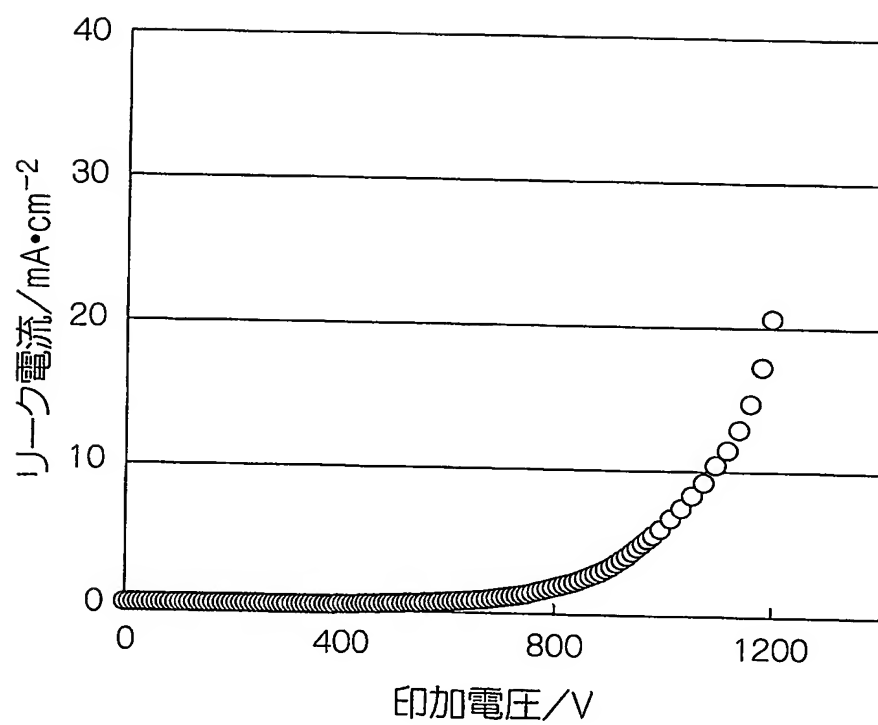


図13A

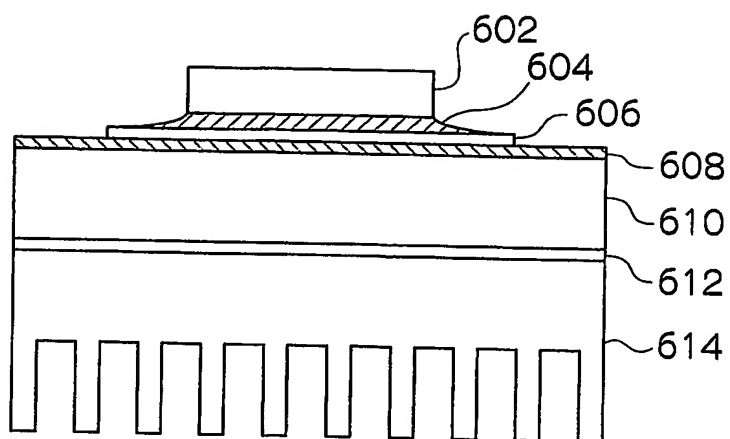
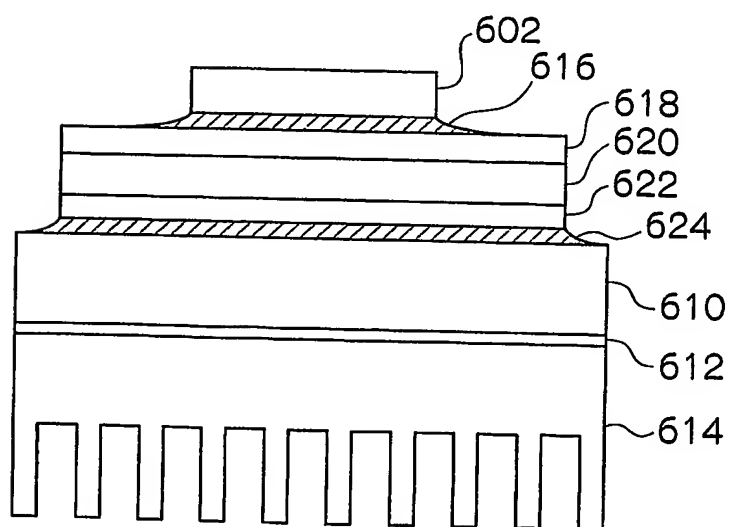


図13B



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/15741

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L23/36, H01L23/373

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L23/36, H01L23/373

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 63-124555 A (Sumitomo Electric Industries, Ltd.), 28 May, 1988 (28.05.88), Page 2, upper right column, line 4 to lower left column, line 9 (Family: none)	1-4, 6-11, 17, 18, 20
Y	JP 2001-332798 A (Victor Company Of Japan, Ltd.), 30 November, 2001 (30.11.01), Par. Nos. [0006] to [0009] (Family: none)	1-4, 6-11, 17, 18, 20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
08 March, 2004 (08.03.04)

Date of mailing of the international search report
23 March, 2004 (23.03.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/15741

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5412160 A (KABUSHIKI KAISHA TOSHIBA), 02 May, 1995 (02.05.95), Column 4, lines 6 to 23 & JP 6-326431 A Par. No. [0015] & KR 153039 B1	1-4, 6-11, 17, 18, 20
Y	JP 62-180073 A (Ricoh Co., Ltd.), 07 August, 1987 (07.08.87), Page 2, lower left column, line 9 to page 4, upper right column, line 9 (Family: none)	2-4, 6-11, 17, 18, 20
Y	JP 62-157602 A (Kaneka Corp.), 13 July, 1987 (13.07.87), Claims 1 to 9; page 3, upper left column, line 12 to page 3, upper right column, line 20; page 4, lower left column, line 15 to page 4, lower right column, line 20 (Family: none)	2-4, 6-11, 17, 18, 20
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 118194/1984 (Laid-open No. 33463/1986) (Dainichi-Nippon Cables, Ltd.), 28 February, 1986 (28.02.86), Page 3, line 13 to page 4, line 8 (Family: none)	5, 19
A	US 4971667 A (SEMICONDUCTORENERGY LABORATORY CO., LTD.), 20 November, 1990 (20.11.90), Full text & JP 1-286911 A & CN 1036681 A & EP 327406 A	12-16

国際調査報告

国際出願番号 PCT/JPO3/15741

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl^H H01L23/36, H01L23/373

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl^H H01L23/36, H01L23/373

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 63-124555 A (住友電気工業株式会社) 1988.05.28 第2頁右上欄第4行一同左下欄第9行 (ファミリーなし)	1-4, 6-11, 17, 18, 20
Y	J P 2001-332798 A (日本ビクター株式会社) 2001.11.30 【0006】 - 【0009】 (ファミリーなし)	1-4, 6-11, 17, 18, 20

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

08.03.2004

国際調査報告の発送日

23.3.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
今井 拓也

4 R 9169

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	US 5 4 1 2 1 6 0 A (KABUSHIKI KAISHA TOSHIBA) 1995. 05. 02 第4欄第6-23行 &JP 6-326431 A 【0015】 &KR 153039 B1	1-4, 6-11, 17, 18, 20
Y	JP 62-180073 A (株式会社リコー) 1987. 08. 07 第2頁左下欄第9行-第4頁右上欄第9行 (ファミリーなし)	2-4, 6-11, 17, 18, 20
Y	JP 62-157602 A (鐘淵化学工業株式会社) 1987. 07. 13 特許請求の範囲第1-9項、第3頁左上欄第12行-第3頁右上欄 第20行、第4頁左下欄第15行-第4頁右下欄第20行 (ファミリーなし)	2-4, 6-11, 17, 18, 20
A	日本国実用新案登録出願59-118194号 (日本国実用新案登 録出願公開61-33463号) の願書に添付した明細書及び図面 の内容を撮影したマイクロフィルム (大日本電線株式会社) 1986. 02. 28 第3頁第13行-第4頁第8行 (ファミリーなし)	5, 19
A	US 4 9 7 1 6 6 7 A (SEMICONDUCTORENERGY LABORATORY CO., LTD.) 1990. 11. 20 全文 &JP 1-286911 A &CN 1036681 A &EP 327406 A	12-16